

(19)日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11)特許出願公表番号
特表2002-503832
(P2002-503832A)

(43)公表日 平成14年2月5日 (2002.2.5)

(51)Int.Cl. ⁷	識別記号	F I	テマコト [*] (参考)
G 09 F 9/30	3 3 0	G 09 F 9/30	3 3 0 Z 2 H 0 8 9
G 02 F 1/1347		G 02 F 1/1347	3 K 0 0 7
G 09 G 3/20	6 4 2	G 09 G 3/20	6 4 2 A 5 C 0 3 6
	3/22	3/22	A 5 C 0 8 0
			E 5 C 0 9 4

審査請求 未請求 予備審査請求 有 (全 77 頁) 最終頁に続く

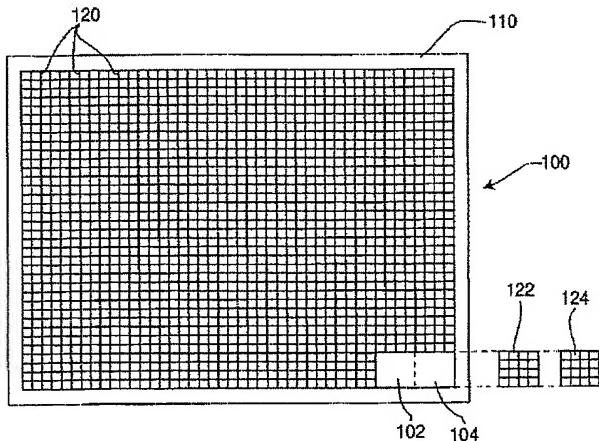
(21)出願番号	特願2000-531834(P2000-531834)
(86) (22)出願日	平成11年2月17日(1999.2.17)
(85)翻訳文提出日	平成12年8月17日(2000.8.17)
(86)国際出願番号	PCT/US99/03374
(87)国際公開番号	WO99/41732
(87)国際公開日	平成11年8月19日(1999.8.19)
(31)優先権主張番号	60/074,922
(32)優先日	平成10年2月17日(1998.2.17)
(33)優先権主張国	米国(US)
(31)優先権主張番号	09/250,324
(32)優先日	平成11年2月16日(1999.2.16)
(33)優先権主張国	米国(US)

(71)出願人	サーノフ コーポレイション アメリカ合衆国、ニュージャージー州 08543、プリンストン シーエヌ 5300, ワシントン ロード 201
(72)発明者	マッティーズ、デニス、リー アメリカ合衆国、ニュージャージー州、 プリンストン、ナッソー ストリート 387
(72)発明者	ステュワート、ロジャー、ジー。 アメリカ合衆国、ニュージャージー州、 ネシャニックステーション、スキック ドライヴ 3
(74)代理人	弁理士 山田 行一 (外1名) 最終頁に続く

(54)【発明の名称】 タイル張り電子ディスプレイ構造

(57)【要約】

ピクセル位置を含むディスプレイタイル(120)から形成されるタイル張りディスプレイ装置(100)。ピクセル領域はOLED活性領域を有し、各タイルはメモリと、タイルの背面側に設けられたピクセル駆動回路とを有し、タイル前側のピクセル電極への接続部は、活性ピクセル材料でないピクセル領域中の非選択領域を貫通するバイアによって形成される。タイルは、エレクトロニクス部分とディスプレイ部分とによって形成され、複数のピクセル位置を覆う、横又は縦列電極に対してだけ電気的な接続部を形成する接続パッドを有する。各タイルは、前面にガラス基板を有し、ガラス基板の全面には黒色マトリクスラインが形成され、該ラインと同じ外観をもつ中方立てによって接合される。陰極発光タイル構造は、複数の蛍光領域と、1つの放射性陰極と、1つの陰極によって形成された電子ビームを複数の蛍光体領域へと偏向させる領域水平垂直静電偏向グリッドとを有する個々のタイルから形成される。



【特許請求の範囲】

【請求項1】 上面と底面とを有し、複数の電気信号を形成するための回路を有する回路基板と、

所定の領域を有する画素（ピクセル）構造とを備え、

前記所定の領域は、

前記回路基板の上面に接続され、前記複数の電気信号のうちの第1の電気信号を受ける第1の電極と、

底面と上面とを有し、底面が前記第1の電極に近接されているディスプレイ材料と、

前記ディスプレイ材料の上面に近接して位置する第2の電極と、

を有し、

更に、前記回路基板の前記上面から前記ピクセル構造を貫通して延び、複数の電気信号のうちの第2の電気信号を受けるために第2の電極に接続する接続バイアを備え、前記第1の電極と前記ディスプレイ材料は、接続バイアが前記第1の電極又は前記ディスプレイ材料と干渉しないように、その寸法が設定されて配置されている電子ディスプレイ構造。

【請求項2】 前記回路基板に接続され且つ横列及び縦列としてマトリクス状に配列された複数のピクセル構造を更に備え、接続ビアがタイルの縁部に沿ってピクセルを貫通して形成されるように、前記複数のピクセル構造のそれぞれのディスプレイ材料は、ピクセル領域の中心から水平方向及び垂直方向の少なくともいずれかの方向にオフセットされている、

請求項1に記載の電子ディスプレイ構造。

【請求項3】 横列と縦列とを有するマトリクス状に配置され、電気信号を受けるための複数のコンタクトを有する複数のピクセル構造と、

上面と底面とを有する回路基板と、

前記回路基板の底面に接続され、表示される画像データを記憶するメモリと、

前記回路基板の底面に接続され、メモリに記憶された画像データに応じて、複数のピクセル構造のそれぞれを作動状態に設定する複数の電気信号を形成するピクセル駆動回路と、

前記回路基板の底面に接続され、タイミング信号に応じてピクセル駆動回路を連続的に走査して、前記ピクセル構造のマトリクスの連続する横列に電気信号を供給するタイミング回路と、

前記回路基板の上面に接続され、前記ピクセル駆動回路によって形成された複数の電気信号を受けるとともに、ピクセル構造のマトリクスの複数のコンタクトと1対1の通信を行なう複数の電気コンタクトと、

前記回路基板の上面の複数の電気コンタクトを前記ピクセル構造のマトリクスの複数のコンタクトに接続するための手段と、

を備えている電子ディスプレイ構造。

【請求項4】 画像補正情報を記憶する第2のメモリを更に備え、画像補正情報は、各ピクセル構造のため、ピクセル構造の実際の照明レベルとピクセル構造のそれぞれの所望の照明レベルとの間の差を示しており、

また、前記第2のメモリに接続されるとともに、各ピクセル構造の輝度を調節するためにピクセル駆動回路に接続されてピクセル駆動回路によって駆動され、ピクセル構造の実際の照明レベルとピクセル構造のそれぞれの所望の照明レベルとの間の差を補償する補償回路を備えている請求項3に記載の電子ディスプレイ構造。

【請求項5】 前記ピクセル駆動回路はパルス幅変調回路を有し、該パルス幅変調回路は、ピクセル構造が照明される時間と照明されない時間とを相対的に変化させることによってピクセル構造のグレースケールを達成し、

前記補償回路は、ピクセル構造を照明するために各ピクセル構造に印加される操作電力を調整する可変供給回路を有している請求項4に記載の電子ディスプレイ構造。

【請求項6】 複数の画像タイルから成るタイル張りディスプレイ構造において、各タイルは、

横列と縦列とを有するマトリクス状に配置され、電気信号を受けるための複数のコンタクトを有する複数のピクセル構造と、

上面と底面とを有する回路基板と、

前記回路基板の底面に接続され、表示される画像データを記憶するメモリと、

前記回路基板の底面に接続され、前記メモリに記憶された画像データに応じて、複数のピクセル構造のそれぞれを作動状態に設定する複数の電気信号を形成するピクセル駆動回路と、

前記回路基板の底面に接続され、タイミング信号に応じてピクセル駆動回路を連続的に走査して、ピクセル構造のマトリクスの連続する横列に電気信号を供給するタイミング回路と、

前記回路基板の上面に接続され、前記ピクセル駆動回路によって形成された複数の電気信号を受けるとともに、ピクセル構造のマトリクスの複数のコンタクトと1対1の通信を行なう複数の電気コンタクトと、

前記回路基板の上面の複数の電気コンタクトをピクセル構造のマトリクスの複数のコンタクトに接続するための手段と、

複数の画像タイルに操作電力を供給するとともにタイル張りディスプレイ構造を形成するために複数の画像タイルを位置決め保持する強固な接続部を有する強固な背面パネル構造と、

を備えているタイル張りディスプレイ構造。

【請求項7】 複数の画像タイルから成るタイル張りディスプレイ構造において、各タイルは、

横列と縦列とを有するマトリクス状に配置され、電気信号を受けるための複数のコンタクトを有する複数のピクセル構造と、

上面と底面とを有する回路基板と、

前記回路基板の底面に接続され、表示される画像データを記憶するメモリと、

前記回路基板の底面に接続され、メモリに記憶された画像データに応じて、複数のピクセル構造のそれぞれを作動状態に設定する複数の電気信号を形成するピクセル駆動回路と、

前記回路基板の底面に接続され、タイミング信号に応じてピクセル駆動回路を連続的に走査して、ピクセル構造のマトリクスの連続する横列に電気信号を供給するタイミング回路と、

前記回路基板の上面に接続され、前記ピクセル駆動回路によって形成された複数の電気信号を受けるとともに、ピクセル構造のマトリクスの複数のコンタクト

と1対1の通信を行なう複数の電気コンタクトと、

前記回路基板の上面の複数の電気コンタクトをピクセル構造のマトリクスの複数のコンタクトに接続するための手段と、

複数の接続部を有し、各接続部が画像タイルの異なる1つにそれぞれ操作電力を供給する背面パネルと、

を備えているタイル張りディスプレイ構造。

【請求項8】 複数の画像タイルから成るタイル張りディスプレイ構造において、各タイルは、

上面と底面とを有する回路基板と、

ガラス基板と複数のピクセル構造とを有し、各ピクセル構造はピクセル領域を形成するとともにピクセル領域の一部を占める活性領域を有し、複数のピクセル構造は、横列と縦列とを有するマトリクス状に配置され、電気信号を受けるための複数のコンタクトを有する、ディスプレイ部分と、

前記回路基板の底面に接続され、メモリに記憶された画像データに応じて、ピクセル構造の電気コンタクトのそれぞれに複数の電気信号を供給して、複数のピクセル構造を選択的に作動させるピクセル駆動回路と、

暗色ラインの複数の横列及び縦列を有し、複数のラインは、その幅が略等しく、タイル張りディスプレイ装置のピクセル位置のためにフロントパネル上に透明領域を形成する、透明なフロントパネルと、

複数のタイルのディスプレイ部分のガラス基板を透明なフロントパネルに固定して、各タイル上の各ピクセル領域の活性領域をフロントパネル上に形成された透明領域の異なる1つにそれぞれ位置合わせするための手段と、

を備えているタイル張りディスプレイ構造。

【請求項9】 それが上面と底面とを有する複数の回路基板と、
複数のピクセル構造を有し、各ピクセル構造がピクセル領域を形成し、複数のピクセル構造は、横列と縦列とを有するマトリクス状に配置され、電気信号を受けるための複数のコンタクトを有する、1つのディスプレイ部分と、

各回路基板の底面に接続され、前記ディスプレイ部分の電気コンタクトのそれに複数の電気信号を供給して、前記ディスプレイ部分の複数のピクセル構造

を選択的に作動させる複数のピクセル駆動回路と、

を備えているディスプレイ構造。

【請求項10】 複数の画像タイルから成るタイル張りディスプレイ構造において、各タイルは、

複数の別個の蛍光体領域と、

前記蛍光体領域に向けて方向付けられる電子ビームを放射して蛍光体領域を照明する1つの陰極と、

複数の前記蛍光体領域のうちの選択された領域に向けて電子ビームを選択的に方向付ける少なくとも1つの静電偏向グリッドと、

を備えているタイル張りディスプレイ構造。

【請求項11】 所定の時間にわたって輝度を変化させる複数の表示素子を有するディスプレイ装置のための輝度補償システムにおいて、

各表示素子が所定の輝度レベルに近い輝度レベルを形成するように、複数の表示素子に加えられるそれぞれの信号を示す複数のデータ値を保持する第1のメモリと、

所定の時間にわたって各表示素子に加えられる電流の測定値を累積するとともに、累積された電流値を第2のメモリに記憶する回路と、

前記第1及び第2のメモリ内の各値に応じて、各表示素子のために第1のメモリに保持されたデータ値を周期的に変化させる補償回路と、

を備えている輝度補償システム。

【請求項12】 複数の画像タイルから成るタイル張りディスプレイ構造において、各タイルは、

複数の陰極発光ディスプレイ装置を有し、複数の陰極発光ディスプレイ装置のそれぞれは、

2次元マトリクスに配列された複数の別個の蛍光体領域を備え、

前記2次元マトリクスのうちの1つの次元内の蛍光体領域の数と等しい複数の要素を有する陰極の1つの横列を備え、各陰極は、蛍光体領域を照明するために蛍光体領域に方向付けられる各電子ビームを放射し、

前記2次元マトリクスの他の次元内の電子ビームを選択的に走査して、複数の

蛍光体領域のうちの選択された領域を照明するために使用される少なくとも1つの静電偏向グリッドを備えているタイル張りディスプレイ構造。

【請求項13】 サブ配列の多重化が所定の最大値に制限されるように複数の非活性マトリクスサブ配列を備えた活性マトリクス配列。

【発明の詳細な説明】**【0001】**

この出願は、1998年2月17日に出願された米国仮出願番号60/074,922に基づく優先権を主張する。

【0002】**【発明の背景】**

本発明は、電子ディスプレイ装置に係わり、特に、タイル張りディスプレイ装置の配列として形成される広い面積のディスプレイ装置に関する。

【0003】

広い面積のフラットなディスプレイに関しては、未だ解決されていない要求がある。明確な解決策は市場において明らかとなってはいない。情報の発達に伴つて表示されるデータ量も増大するため、この未解決の要求はその重要性が高まつてきている。情報が支配するこの時代にあっては、広い面積のディスプレイに関する解決策は、センサ、コンピュータ、データベース、カメラ等からの情報を伝達するためのヒューマン・インターフェイスとして役立つ必要がある。多くの重要な用途で広い面積のディスプレイが要求されている。すなわち、

ホーム・シアターの用途

複数の観察者を必要とする用途

使用者が1つの領域内で動き回る必要がある用途

現実世界のシミュレーションがトレーニングのために必要であるような用途

各用途での条件は、寸法、形状、画素（ピクセル）の総数、輝度の点に関して異なっている。多くの用途に共通な条件は、比較的多くの数のピクセル、色、耐久性、携帯性（厚さ及び重量が最小）、信頼性、低電力、手頃な価格を含んでいる。現在の技術では、これらの要求を満たすディスプレイの良好な解決策はない。

【0004】

スケール則を課し且つ製造可能なディスプレイのサイズを制限する基本的な技術問題がある。広い面積のディスプレイの条件を満たす技術的解決策が達成されない1つの理由が、これらの基本的な制限である。

【0005】

ディスプレイ装置の複雑さを示す1つの尺度は、ピクセルの総数である。ディスプレイ技術の進歩によって、より新しく且つより複雑なピクセルフォーマットが可能になった—VGA, SVGA, XGA, SXGA。一般に、複雑さが増すと、追加のコストがかかる。この経験的な複雑性原理の根本的な理由は、ランダムな材料やパーティクル不良によって引き起こされる歩留りの損失である。これらの欠点により、ディスプレイ内のピクセルの数が増大するにつれて製造の歩留りが低下する。

【0006】

ディスプレイのサイズの尺度はその面積である。サイズの増大とともにコストも増大する。LCD、PDP、EL等の各技術では、それ自身、最大寸法が制限される。この経験的な関係の根本的な技術的理由は製造公差である。サイズが大きくなるにつれて、熱膨張、湿度、残留応力、物理的な撓みの影響がより重大となってくるため、ディスプレイを製造する場合には厳格な公差を維持することが望ましい。

【0007】

より小さな複数のタイルによって面積の広い1つのディスプレイを構成することが望ましい解決策として認められてきている。タイル張りは、サイズや形状に大きな自由度を与える方法である。タイル張りは、モノリシックディスプレイ技術のサイズを制限する多くの問題に晒されない。タイル張りディスプレイにおける製品の基本的な単位は、大きなモノリシックマルチピクセルディスプレイよりも複雑ではない。製品の基本単位は比較的小さいため、サイズの規定は制限的な要因ではない。このような根本的に異なるスケーリングのふるまいは、タイル技術の1つの利点であり、製造コストの低減に繋がる。

【0008】

実用的なタイル張りディスプレイはまだ開発されていない（従来のCRTディスプレイに沿って形成されるビデオ壁は、隣合うディスプレイ同士の隙間が大きいことから、タイル張りとみなされない）。不足しているもの（見逃されてきたこと）は、ピクセルを最縁部（実際には、1／2ピクセル間隔の縁部をもって）

に持っていくことができ、同時に、エレクトロニクスが各タイルや他の複数のタイルによって完全に取り囲まれるタイルにもアクセスすることができるよう、ディスプレイを構成できる組立技術である。タイル張り方法を実施する場合の2つの障害は、1) タイル間の継ぎ目の視認性をなくすこと、2) ピクセルに対する電気的なアクセスを確保することである。

【0009】

タイル張りディスプレイの1つのタイプは、タイル張りディスプレイの教示内容として参照することにより本願に組み込まれるOnyskevych et al.によるTESSELLATED ELECTROLUMINESCENT DISPLAY HAVING A MULTILAYER CERAMIC SUBSTRATEと題されたU.S.P 5, 644, 327に開示されている。この特許は、電子発光ディスプレイと、広い面積のディスプレイ装置を形成するために一括して接合される複数のタイルとして形成される電子発光ディスプレイと電界放出ディスプレイとの組み合わせを開示している。好適なタイルは、低温共熱処理セラミックとメタルコアにラミネートされた多層セラミック回路基板材料から成るメタル構造とを使用して形成される。

【0010】

ディスプレイのための駆動回路は前記構造の背面に実装され、ディスプレイ装置の前面にピクセル電極との接続部を形成するために、バイアは背面から前面へと前記構造を貫通している。これらの接続部を形成するバイアは、ディスプレイ上のピクセル位置間を通っている。また、接続部は、ピクセルの1つ1つに形成され、或いは、ピクセルの小グループのために形成されている。したがって、前記特許に係るディスプレイ装置は、比較的多数のバイアを必要とする。前述したタイルは、複数のタイルが互いに接続されるその縁部に接続部を有している。

【0011】

【発明の概要】

本発明は、改良されたタイル張りディスプレイ構造によって具体化される。本発明の一形態において、ピクセルの活性領域と干渉することなくピクセル領域内に電気的バイアが形成されるように、各タイル上の画素（ピクセル）構造は比較的小さな活性領域を有している。

【0012】

本発明の他の形態において、接続ビアがタイルの少なくとも1つの縁部に沿つてピクセルを貫通して形成されるように、各ピクセルの活性領域は、ピクセル領域の中心から水平方向及び垂直方向の少なくともいずれかの方向にオフセットされている。

【0013】

本発明の更なる他の形態において、各ピクセルの活性領域はピクセル領域の中心に位置されている。

【0014】

本発明の他の形態において、各タイルはディスプレイ部分とエレクトロニクス部分とを有しており、接続バイアは、ディスプレイ部分の背面側にある接続パッドに接続され、接続パッドは、エレクトロニクス部分の前面側の対応する接続パッドと接続するように配置されている。

【0015】

本発明の更なる他の形態において、各接続パッドは、複数の異なる位置でそれぞれ、1つの横列電極もしくは1つの縦列電極に電気的に接続されている。

【0016】

本発明の他の形態において、各タイルは、画像データとタイミング情報とを受け且つ受けたディスプレイのための画像データを記憶する回路を有している。

【0017】

本発明の他の形態において、この回路は、1つのタイル内及びディスプレイの複数のタイル間の輝度色度の不均一性を補償する。

【0018】

本発明の他の形態において、各タイルは、輝度及び色度の不均一性を補償する値を周期的に調整して所定の時間にわたってタイルの操作特性の変化を補償する回路を有している。

【0019】

本発明の他の形態において、タイルは、ロック・ワイズ・パッシブ・アドレス技術を使用している。

【0020】

本発明の他の形態において、タイル上のピクセルは、有機発光ダイオード（OLED）である。

【0021】

本発明の他の形態において、タイルは、操作電力及びデータをタイルに供給するとともに広い面積のディスプレイを形成するために複数のタイルを所定の位置に保持する背面パネル構造に対して強固に接続されている。

【0022】

本発明の更なる他の形態において、タイルは、操作電力及びデータを柔軟なコネクタを介してタイルに供給するバネ付きのフレーム内に物理的に配置される。

【0023】

本発明の他の形態において、各タイルは、操作電力を受ける電気的接続部と、画像データを受ける光学的接続部とを有している。

【0024】

本発明の他の形態において、広い面積のディスプレイを形成するために複数のタイルを保持するフレームは、透明なセルのマトリクスを形成する暗色ストリップを有する光学集積構造を備えており、タイルの各活性領域が光学集積構造の透明なセルのそれぞれと位置合わせされるように、各タイルが光学集積構造に装着されている。

【0025】

本発明の更なる他の形態において、光学集積構造は、暗色ストリップの少なくとも一部と一致する複数の中方立てを有し、中方立てはそれぞれ、複数のタイルを光学集積構造に装着するために、光学集積構造上に各タイルが配置されるサブ領域を形成する。

【0026】

本発明の他の形態において、各中方立てはT形状の断面を有しており、中方立ての上面は暗色ストリップと同じ色であり、中方立ての垂直なバーは透明である。

【0027】

本発明の他の形態において、各中方立てはT形状の断面を有しており、中方立ての上面は暗色ストリップと同じ色であり、中方立ての垂直なバーは、タイルを形成する材料の複屈折率に近い屈折率を有する色をなしている。

【0028】

本発明の他の形態において、タイルはそれぞれ、複数の異なる蛍光体をそれぞれ照明するように制御される1つの陰極を有する陰極発光装置である。

【0029】

【詳しい説明】

本発明を図面に示した好適な実施形態に関して説明する。図面は一定の比率で拡縮されてはいない（縮尺をもって描かれていない）。実際には、図面の寸法は、本発明の説明を補うために誇張されている。本発明は有機発光ダイオード（OLED）に関して説明されているが、これは、電子発光、発光ダイオード（LED）、プラズマ技術のような他の放射ディスプレイ技術や、双安定反射コレステロール（BRC）液晶技術とともに実施されても良い。

【0030】

図1は、部分的に組み立てられた本発明に係る広い面積のディスプレイ100の平面図である。ディスプレイ100はタイル張りのディスプレイであり、多数のピクセル形成素子を有する広い面積のディスプレイを形成するために、ディスプレイ中では、画像ピクセルを形成する放射性素子もしくは反射素子が、比較的小さな配列でタイル120上に敷設されて、1つのフレームに組み立てられている。また、複数のタイルは、フレームなしで、それらのピクセルが縦方向及び横方向でアライメントされた状態で、側面同士が突き当てられるように組み立てられても良い。この場合においては個々のタイルは仕切りによって一緒に保持されても良い。

【0031】

タイルは、タイルの縁部に至るまで均等に離間された複数のピクセル形成素子によって構成されている。図15から図19を参照して後述するように、タイルは、それらが接合された際に、2つの隣合うタイルの縁部のピクセル同士のピクセル間距離がタイルの内側の隣接するピクセル同士のピクセル間距離と等しくな

るよう、形成される。図1に示すディスプレイでは、2つのタイル122, 124が抜き取られている。これらのタイルが位置102, 104に挿入されてディスプレイが完成する。

【0032】

ディスプレイ100は、 4×4 の配列で16個のピクセル形成素子を有するタイルから形成されるように示されているが、各タイルがそれ以上のピクセルを有していても良い。本発明の好適な実施形態では、後述するように、各タイルは、 32×28 の行列で配列された896個のピクセル形成素子を有している。これらのタイルのサイズは単なる一例にすぎない。各タイルがそれ以上或いはそれ以下のピクセル形成素子を有していても良い。また、異なる数のピクセル形成素子を有する複数のタイルから1つのディスプレイを形成しても良い。例えば、1つのディスプレイは、比較的多数のピクセル形成素子をもつタイルを中心部近傍に有し、比較的少ない数のピクセル形成素子をもつタイルを縁部近傍に有している。

【0033】

図1A及び図1Bは好適なタイル120の背面及び前面を示す斜視図である。図1Aに示すように、タイルは回路基板130を有しており、回路基板130上には少なくとも1つの集積回路134が実装されている。集積回路は回路基板130上の導電トレース132を介してピクセル形成素子に接続されており、導電トレースは、ディスプレイ装置の横列又は縦列の電極と接触するために回路基板130を貫通して延びるバイア（図示せず）に連結されている。図1Aに示すタイルにおいて、バイアは、図9、図10A、図10Bを参照して後述するように、ディスプレイ領域の内側にあるピクセル形成素子を貫通するように延びている。また、図5及び図6Aを参照して後述するように、バイアは、ディスプレイの2つの縁部に沿ってピクセル形成素子を貫通して延びても良い。

【0034】

本発明の1つの好適な実施形態において、ピクセル形成素子は有機発光ダイオード（OLED）材料によって形成されている。基本的な発光構造体は、適当に選択されてパターン化された一对の電極間で挟まれる薄い有機ポリマー層から成

る。一方の電極から他方の電極へ電流が流れることによって、有機ポリマーから光が放射される。少なくとも1つの電極は、放射された光を透過することが望ましい。この目的のために使用される一般的な材料はインジウム酸化スズ（ITO）である。OLED材料は、輝度及び効率が高く、比較的安価な材料である。

【0035】

本発明に係る好適なディスプレイ構造は、2つの部分、すなわち、ディスプレイ部分とエレクトロニクス部分とによって形成されている。これらの2つの部分は、個別に形成された後、完成されたタイルを形成するために接合される。ディスプレイ部分は透明なガラス層から成り、ガラス層上には透明な縦列電極が堆積される。これらの層上には、活性（すなわち発光）媒体としてOLED材料が堆積される。横列電極が最終的なディスプレイ層として堆積される。ディスプレイ層の機能もしくは寿命を向上させるために、遮断層もしくは非活性層のような別の層を設けても良い。透明電極はホール注入電極であることが望ましく、他の電極は電子注入電極であることが望ましい。電極間のOLED材料は厚膜プロセスによって加えられる複合ポリマー材料であることが望ましいが、様々な薄膜堆積技術によって僅かな分子材料を選択的に加えることもできる。1又は複数の位置で横列及び縦列のそれぞれに電気的にアクセスするため、層がパターン化される。

【0036】

OLED材料に代わるものとして、タイルのピクセル形成素子は、電子発光素子、発光ダイオード、電界放射素子、プラズマ素子、陰極発光素子のような多くの放射性デバイスのうちのいずれであっても良い。

【0037】

エレクトロニクス部分は、回路基板を貫通するようにバイアを打ち抜き加工もしくはドリル加工した後、回路基板上に導電トレースを印刷もしくは堆積させることによって形成される。また、導電トレースを形成するために使用される導電インクもしくはペーストがバイアに充填されても良い。タイルを形成するためにエレクトロニクス部分とディスプレイ部分とが接合される時には、ディスプレイ部分の横列電極及び縦列電極にバイアが接触される。

【0038】

図示していないが、本発明の他の好適な実施形態は、反射ディスプレイもしくは低電力ディスプレイが必要となる用途に適したピクセル形成構造を有している。この新しい構造の基板及びエレクトロニクスは、後述するように、OLEDの実施形態と実質的に同一である。しかしながら、この別個の実施形態におけるディスプレイ層は、反射性のディスプレイ材料である。例えば、双安定反射コレステロール（BRC）液晶材料は、低電力の双安定ディスプレイを形成する。前述のタイル構造によれば、初めて、広い面積のBRCディスプレイにおいて、ビデオ並みのディスプレイを実現できる。これらの材料は、平面反射状態と比較的透明な焦点円錐状態との間で切り換わる。黒色の裏層を使用すると、これらの2つの状態は彩色されたように見えるとともに黒色のように見える。BRC材料は、広い面積のタイル張りディスプレイにおいて別個の利益を与える。すなわち、黒色の背面と組み合わせた反射状態と透明状態との間の操作は、様々な照明状態下で、鮮やかで高コントラストのディスプレイを可能にする。また、双安定性により、電力を与えないでも静止画像を維持することが可能になる。

【0039】

1つの好適なタイル構造は、基板（基体）として役立つ多層セラミック回路基板132から成る。基板の観察側にはディスプレイ材料が配され、一方、基板の背面側の大部分に駆動もしくは他の機能のための電極（活性及び非活性）134が配される。エレクトロニクスとディスプレイ材料との間の相互接続を形成するため、導体要素132が個々の層に印刷され、バイアが異なる層の導体同士を相互に接続し、外部の電源及び信号源に接続するためにコネクタが背面上に設けられる。また、セラミック材料の処理時に歪みを生じることなく、また、ディスプレイの操作時に温度管理が不要となるように、タイル構造は高軟化点金属又は絶縁体のような構造層を有していても良い。また、ディスプレイ材料を保護もしくは収容するため、タイル構造は観察面に透明な層（例えばフロートガラス）を有している。個々のタイルを装着し且つ個々のタイル構造に必要な電力及び駆動信号への電気的な接続を果たすために、背面パネル構造を設けても良い。

【0040】

多層セラミック回路基板130はセラミック材料の層から形成されていても良い。この層が最初に形成されて処理された後、バイア、導体、他の構成要素が形成され、その後、各層をこれと隣接する他の層に注意深くアライメントしながら、層が1つの積層体に組み立てられる。ここで、セラミック材料は、セラミック、ガラスセラミック、ガラス、他の高温絶縁材料を含むように、広い意味で使用される。コネクタ及びバイアを有するこのような多層構造は、活性・非活性の電気デバイス及び回路を配置することができる回路基板の基本的な機能を提供する。

【0041】

導体132は、例えばメッキ、蒸着、スパッタリング、印刷、積層を含む標準的な任意の処理によって形成される厚膜導体もしくは薄膜導体であっても良い。その材料は金属であっても或いは有機導体であっても良い。導体は、例えば印刷又はフォトリソグラフィを含む処理によってパターン化される。これらの導体パターンは、前述した構造の個々の層の表面上に形成されるとともに、バイアに接続される。これにより、デバイスのデザインにしたがって、前述した構造上のエレクトロニクス及び構造の外側のエレクトロニクスをディスプレイ材料に相互接続するための手段が形成される。

【0042】

層同士を接続するため、他の部類のコネクタが使用される。これらのコネクタはバイアと呼ばれる。バイアは、層の孔を貫通する導体や層の縁部を跨ぐように延びる導体を含む広い意味で使用される。層を貫通するバイアは、例えば層にホールを形成してこのホールを導体で満たすことによって形成することができる。また、予め形成された物理的導体を層内に埋設しても良い。層の縁部を乗り越えて延びるバイアは、配線（丸い、或いは、平ら）もしくは配線の列を物理的に配置し且つその端部同士を相互に接続される表面にワイヤボンディングすることによって形成することができる。また、バイアは、メッキもしくは厚膜導体や薄膜導体のための他の製造プロセスによって、所定位置に形成することができる。

【0043】

また、この構造にコア層を設けても良い。一般に、このコア層は、セラミック

材料よりも高い軟化点を有しており、セラミック材料の処理及び組立のための基板として役立つ。コア層は、水平方向の縮みをなくして、多層システムの膨張係数を一様にするとともに、多層組立体に機械的な耐久性を与えるように作用する。層が良好な導電体である場合には、層がRFシールドを形成しても良い。また、層が良好な伝熱体である場合には、層はディスプレイの熱管理に寄与する。しかしながら、導体層は、バイア接続に関し、特定の問題を与える。金属層を貫通するバイア接続は多くの方法で製造することができる。すなわち、ホールの周面を絶縁材料で満たした後に、その中央部を貫通するように金属導体を配することによって製造できる。或いは、導電性の金属コアから導体を分離する空間を残してその中央部を貫通するように導体のみを配することによって製造できる。

【0044】

画像処理及びピクセル駆動回路を形成するエレクトロニクスは層上に実装される。エレクトロニクスは、活性及び非活性の両者、また、層上に実装される個々のデバイス及び様々な高温基板上のディスプレイのためのアクティブラトリクス回路を形成するために使用されるような方法によって所定の位置に形成されるデバイスの両方を含む広い意味で使用される。これらのエレクトロニクスを任意の位置に配置できる場合において、最も便利な位置は背面である。これにより、標準的な組立や取付部品及び処理を使用することができる。また、活性デバイスもしくは非活性デバイスを介在層或いは観察面上に配置することにより、システムデザインの自由度を高めることができる。

【0045】

ディスプレイ材料は観察者に視認可能な表面に適用される。前述した構造の自由度に起因して、異なるディスプレイ材料を使用することができる。

【0046】

タイル張りのディスプレイがタイル間に視認可能な継ぎ目を有さないように、タイルの縁部は慎重に形成することが望ましい。タイルの継ぎ目によって分離されるピクセル間の隙間がタイル上のピクセル同士の隙間と同一であることが、タイルに関する1つの基準である。この基準を満たすため、タイルの縁部はその寸法が正確であることが望ましい。また、縁部を導体のために使用できる場合、或

いは、隣合うタイル同士を接合するために中方立てが使用される場合には、タイルのデザインや配置において、導体もしくは中方立ての厚さを占めていることが望ましい。

【0047】

タイルの物理的装着及び相互接続を行なってディスプレイを形成するために、背面パネルを設けても良い。ディスプレイの全体にわたってピクセルの間隔が連続するようのようにタイルが装着される。タイルの最も一般的な形状は正方形もしくは矩形であるが、タイル張りを行なって広いディスプレイを形成できる形状であれば、どのような形状であっても良い。また、タイルは、一般に平らであるが、湾曲状もしくは半球状のディスプレイを形成するために一方もしくは両方の寸法に沿って湾曲していても良い。湾曲状もしくは半球状のディスプレイは、湾曲状もしくは半球状の背面パネルに平らなタイルを装着することによって形成することもできる。半田付けのような永久的な接続によって、或いは、タイルを背面パネルにプラグ接続させることができることによって、コネクタを使用することによって、タイルが背面パネルに取り付けられても良い。この後者の方法によれば、タイルを個別に修理もしくは交換することができる。異なるタイプのタイルを背面パネルの異なる領域に取り付けても良い。例えば、高解像度領域が広いディスプレイの中心部もしくは他の領域に設けられる。また、異なるサイズもしくは異なる形状のタイルが1つのディスプレイ上で組み合わされても良い。例えば、広いパネルの縁部近傍のタイルは、パネルの中心部近傍のタイルよりも大きく且つピクセル密度が小さくても良い。また、タイル間に隙間を残し且つタイルの正確な配置を容易にするため、タイルは、背面パネル上におけるそれらのピッチに対して僅かに寸法が小さく設定されていても良い。

【0048】

また、背面パネルは、タイルを操作するために必要な操作電源やデータ信号とタイルとを接続する手段を形成しても良い。このような接続を形成するため、タイルの背面側と背面パネルの両方にマッチングコネクタを設けても良い。データ信号接続の場合、物理的な接続に代わるものとして、光学的な接続を使用しても良い。

【0049】

背面パネルの電気的な構造は、タイルに電力及び信号を供給するために設けられている。また、タイルの電気的な構造は、ディスプレイピクセルのアドレスのために設けられている。これらの両方の構造のレベルは説明される。ピクセルの数が増大してディスプレイの寸法が大きくなるにつれて、タイル張りディスプレイの必要な情報量も増大する。タイル上のピクセルの数が多くなると、タイル上に記憶されるデータ量が増大するとともに、情報伝達速度も速くなる。

【0050】

タイル張りディスプレイの1つの利点は、走査エレクトロニクスをタイルの内側に設けることができ、また、任意の1つのタイルの走査速度が小さなディスプレイであっても大きなディスプレイであっても同一である点である。これによつて、ディスプレイの輝度及びグレースケールがサイズの増大に伴つて低下しない。後述するタイル張りディスプレイは、タイルの縁部であってもピクセル間隔の連続性を損なうことなく信号とピクセルとを接続する構造を有している。また、前述のタイル張りディスプレイは、放送情報信号からそのタイルのための信号情報を抽出し且つ抽出された情報をそのタイルをアドレスするために必要な信号に変換する信号処理回路を有していても良い。

【0051】

一般に、フロントと背面との接続部は、ピクセルの各横列に対して1つずつ、また、ピクセルの各縦列に対して1つずつ、タイル上に設けられている。タイル張りディスプレイは、タイル毎の相互接続の数が比較的僅かで且つ各タイルの歩留りが高くなり得るように、比較的僅かなピクセルしか有していない。このことは、1つの基板から大きなディスプレイを製造する場合と比較して、タイル張りディスプレイの重要な利点である。一般に、歩留りはディスプレイ装置のピクセルの数に依存している。

【0052】

横列もしくは縦列に対する最終的な接続部は、タイルの背面から延びるバイアによって形成される。このバイアはピクセルの間隔よりも小さい直径を有している。これを実現するため、ディスプレイ層内にあるバイアの部位は、他の介在層

を貫通するバイアよりも小さく形成されても良い。そして、後述するように、この接続部は、より広い相互接続部間に最大の隙間を形成するために、タイルの領域にわたって千鳥状に設けられていても良い。これらの接続部は、ピクセルにディスプレイ信号を供給する最終的なリンクである。

【0053】

図2は、本発明に係るディスプレイタイルとの使用に適した電気回路のブロック図である。分かりやすくするため、操作電力の接続（例えば、電源とグランド）は図2に示されていない。

【0054】

図2に示すように、タイミング／シーケンス・ロジックから成るフィールド・プログラマブル・ゲートアレイ（FPGA）210は、タイミング／制御信号及びデータ信号を受ける。後述するように、これらの信号は、電気配線用ハーネスによってタイルに設けられても良く、また、光インターフェイス224（破線で示されている）を介してタイルに設けられても良い。タイミング／制御信号は、システムクロック信号と同期信号とディスプレイエレクトロニクスによって実行される機能を変化させる制御値とを有している。光インターフェイス224がタイミング／制御信号及びデータ信号を受けるために使用される場合には、タイミング／シーケンス・ロジック回路210はクロック信号CLOCKを光インターフェイス224に供給する。

【0055】

図2に示す回路は、4つの機能、すなわち、個々のタイルのための補償データをロードして記憶する機能、タイルのためのディスプレイデータをロードして記憶する機能、記憶されたデータを表示する機能、個々のピクセルの輝度性能の変化を補償するように調整する機能、を有するものとしてみなされても良い。

【0056】

本発明の好適な実施形態において、全てのタイルが均等色をもつ均等な輝度を有するピクセルを表示するように、各タイルが個別に補償されても良い。タイルを補償する好適な方法はOLEOディスプレイ材料に関して説明される。しかしながら、類似の方法が他のタイプの放射性光変調ディスプレイ材料とともに使用

されても良い。

【0057】

特定のOLEDピクセルによって放射された光のレベルは、そのピクセルに供給される電流のレベルに依存している。したがって、通常の操作中にピクセルに供給される電流の大きさを制御することによって、ディスプレイ中の各ピクセルの輝度が制御される。本発明の好適な実施形態においては、各ピクセルがON/OFFされる。ON状態でピクセルに加えられる電流のレベルを制御することによって、ピクセルがONされた際にピクセルから放射される光量が制御される。本発明の好適な実施形態において、各ピクセルに加えられる電流のレベルは、そのピクセルによって放射される光量がディスプレイ装置内の他の全てのピクセルによって放射される光量と一致するように調整される。像がタイル上に表示される際、ピクセルの輝度を調整するために、ピクセルを駆動するパルスのパルス幅が変化される。

【0058】

本発明の好適な実施形態は、ピクセルの1つの横列だけが常に照明されるブロック内で、受動的なアドレス技術を使用する。走査回路は、タイル上の各横列を通り、所定の間隔でその横列を照明する。各タイルが個別に走査されるため、全てのタイルが1つの横列を同時に照明しても良い。したがって、1つのタイルがその複数のピクセルをリフレッシュする度に、ディスプレイ装置全体もその複数のピクセルをリフレッシュする。ディスプレイ加工品を最小限に抑えるために、タイルによって使用される走査信号を同期させることが望ましい。例えば、横列上のタイル間の明らかな相違を最小限に抑えるために、横列上の全てのタイルに関する同一の走査タイミングを使用することが望ましい。また、同じ走査タイミングを持つようにディスプレイ上の全てのタイルを同期させることが望ましい。この場合、タイルの1つの横列の走査が完了した直後に、タイルの次の横列の走査を開始する。したがって、その走査線がディスプレイ装置の下方に一様に移動しているように見えるとともに、他の走査線もタイル張りディスプレイ装置の下方に移動している。この形態において、ディスプレイ装置は、装置内のアドレスブロックの横列の数と等しい数の走査線を有しているように見える。横列選択回

路222は、例えば、アドレスブロック内の横列の数と等しい数のステージを有する従来のクロック・シフトレジスタである。シフトレジスタは、アドレスブロックの横列を通じて、1つのロジック・ハイの値を測定する。ロジック・ハイの値は各横列に加えられると、その横列内のピクセルが選択される。

【0059】

図2に示すように、ディスプレイ装置上のピクセルのセルに加えられる電流は、不揮発性メモリ214内に記憶されたピクセルのセルに関する値に応じて制御される。タイル上のピクセルの各ラインがアドレスされると、ライン上のピクセルのアドレスがメモリ214に加えられ、プログラム制御可能な複数の電流源216に多数の補償値が供給される。供給された値の数は、ディスプレイ装置内の縦列の数と等しい。選択された横列内のピクセルに各電流値を供給するため、各値はプログラム制御可能な異なる電流源にそれぞれ加えられる。したがって、図2に示すように、プログラム制御可能な複数の電流源は複数の縦列ドライバ220に接続されている。縦列ドライバが使用可能であると、各ドライバは、プログラム制御可能な複数の電流源216のそれぞれによって決定される電流のレベルを形成する。

【0060】

前述したように、ピクセルデータの表示は、ピクセルの選択された横列に供給される電流信号を変調するパルス幅によって制御される。本発明の好適な実施形態において、ランダム・アクセス・メモリ212は、例えばタイル上のピクセルの数と一致する多数のピクセル値を記憶する。タイルがデータのラインを表示すると、タイミング／シーケンス・ロジック210は、1つの横列を選択するとともに、選択された横列に対応するデータのラインを引き出して、選択されたデータをパルス幅変調装置（PWM）218に加える。PWM218は、その2進法の値を各パルス幅に変換し、縦列ドライバを制御して、プログラム制御可能な複数の電流源216によって供給される電流レベルをタイルの縦列電極に加える。1つの横列だけが選択されるため、これらの電流値は1つの横列上においてのみディスプレイ材料を通じて流れ、その横列から光が放射される。メモリ212は、タイル上のピクセルの数を操作するために必要なデータよりも少ないデータ或

いは多いデータを保持しても良い。メモリが少ないデータを保持する場合、予め記憶されたデータが表示される一方で、新しいデータがタイル内に記憶される必要がある。メモリ212がより多くのデータを保持する場合、図2に示す回路は、1つの画像フレームからのピクセルの1つの横列のための画像データを表示し、その一方で、次の画像フレームからの1つの横列のデータがメモリ212内にロードされる。一般に、図2に示す電子回路によって実行される様々な機能、すなわち、補償データをロードし、ピクセルデータをロードし、ピクセルデータを表示する機能は、同時に実行されても良い。

【0061】

タイミング／シーケンス・ロジック210は、タイミング／制御信号を受け、どの機能が実行されるのかを決定するために制御信号をデコードする。製造プロセス中において、例えば、各ピクセル位置に対応した光電セルを有する試験装置上に完成されたタイルを装着することによって、各タイルが名目上の輝度値に校正されても良い。各ピクセルは個々にONされ、その輝度が名目上の輝度と比較され、ピクセルのための制御値がそのピクセルのためのプログラム制御可能な電流源216に加えられる。名目上の輝度レベルに達すると、電流源216に加えられた値が不揮発性メモリ214内に記憶される。

【0062】

また、タイルは、ピクセルの輝度を自動的に調整してディスプレイ材料の劣化を補償する回路を有していても良い。この回路によって、例えば、観察者は、所定の輝度値を表示することができ、また、隣合うタイル同士の輝度が一致するように、個々のタイルを選択するとともに輝度値を上下に調整して選択されたタイルの輝度を一致させることができる。また、タイルは、1又は複数のピクセル位置にわたって、小さな1つの光センサを有していても良い。この光センサは、タイルのピクセルの輝度を連続的に監視して、そのピクセルに加えられる電流レベル及びディスプレイ上の他のピクセルの全てに加えられる電流レベルを調整して、ディスプレイの劣化に起因するピクセル輝度の変化を補償する。光センサの視認性を最小限に抑えるために、光センサは、散乱光に反応するように、活性ピクセル領域から離れるように配置されても良い。

【0063】

また、回路134は、個々のピクセルの輝度を連続的に調整して劣化を補償する全ての電子補償システムを有していても良い。特定のピクセルに関する電流及び時間を測定してこれらの電流と時間との積を積分することによって、劣化によって生じるOLEDピクセルの輝度の減衰を予測できることを本発明者は確認した。この積は、特性曲線とぴったり一致するとともに、駆動電流を調整してピクセルの本来の輝度レベルに戻す新たな駆動電流を予測するために使用できる。更なる向上点として、異なるピクセルは劣化速度も僅かに異なり、初期の劣化勾配は、焼付き時に測定することができるとともに、駆動時の任意の変化を演算するアルゴリズムにおける二次補正率（補正因子）として使用することができる事が判明している。このような調整の正確な形態は、ピクセル及びピクセルを形成するために使用される材料の幾何学的な構成に依存している。適切な調整は、好適なピクセルの性能を所定の時間にわたって監視すれば、OLEDディスプレイの設計を行なう当業者により容易に決定され得る。

【0064】

劣化に起因する輝度の損失を補償する他の方法は、ピクセルに加えられる電圧を監視することである。例えば、時間T0で、ピクセルの輝度レベルが最初に調整されると、電圧V0、電流I0で、輝度がB0になる。所定時間経過後の時間T2で、2つの変化が生じる。すなわち、同じ一定の電流I0を形成するために電圧V2が必要となり、また、このI0での輝度がB2 ($B2 < B0$) となる。発明者は、電圧の変化 $dV = (V2 - V0)$ が輝度の変化 $dB = (B2 - B0)$ に比例することを確認した。この比例定数を知れば、本来のB0を形成する新たな電流I2を電子的に演算することが可能になる。このアルゴリズムは、電子ドライブブロックのエレクトロニクス内に組み込むことが可能であり、これにより、手動調整を行なうことなく輝度を一定の輝度に自動的に維持することができる。ピクセルの幾何学的な構成やOLED材料が異なれば、この比例定数も変わる。比例定数は、好適なピクセルの性能を所定の時間にわたって監視すれば、OLEDディスプレイの設計を行なう当業者により容易に決定され得る。

【0065】

また、輝度の均一性を回復させる外部システムを使用しても良い。そのようなシステムは、例えば、個々のピクセルの輝度を検出及び測定するセンサと、ディスプレイのエレクトロニクスと通信を行なう幾つかの手段とを組み込んでおり、これによって、所望の輝度を得るために必要な正確な駆動電圧をディスプレイのタイルのメモリに記憶させることができる。

【0066】

特別な例について述べてきたが、所定の輝度レベルを維持するためにピクセルに加えられる電流を調整するこれらの方法のいずれも、任意の他の方法と組み合わせができる。このような組み合わせは、チェックのため、或いは、前記他の方法の性能を増大させるために行なわれる。

【0067】

好適なディスプレイ装置は、ピクセルを制御してグレースケールを達成するために使用される方法（すなわち、パルス幅変調）と直交する方法（すなわち、電流制御）を使用してピクセルの輝度を校正する。これは有益である。なぜなら、ディスプレイのダイナミックレンジの全体にわたって一貫した輝度レベルを表示するために個々のピクセルを校正することができるからである。輝度の補償と画像情報との間の相互作用を最小限に抑えることにより、システムを単純化でき、精度を向上させることができる。

【0068】

図3は第1の好適なディスプレイ構造を示す分解斜視図である。このタイル構造は、2つの部分、すなわちディスプレイ部分とエレクトロニクス部分とから形成されている。

【0069】

ディスプレイ部分は、例えばフロートガラスプレートから成る透明なフロントプレート320を有している。透明な縦列電極322は、良く知られたプロセスを使用してインジウム酸化スズのような透明な導体の薄い帯を形成することによって、フロントプレート320上に形成される。これは、例えば、フロートガラスプレートの全面にわたってITOの膜を堆積させるとともに電極を形成するためにITOを選択的にエッティングすることによって行なわれる。ピクセルの活性

領域を形成するために、ホール・トランスポート層、発光層、電子注入層を含むディスプレイ材料、赤、緑、青のOLED材料324、326が縦列電極の上面に堆積される。ホール・トランスポート層は縦列電極に電気的に接続され、発光層はホール・トランスポート層に電気的に接続される。例えば金属カルシウムから形成される電子注入層は発光層の上面に形成される。電子注入層の上面には横列電極328が形成される。図6A及び図7を参照して後述するように、ディスプレイ材料324、326はピクセル領域の一部だけ（例えば約25%）を占めていることが望ましい。横列電極328は、標準的な堆積技術を使用して、例えばポリシリコンもしくはアルミニウムのような金属から形成されていても良い。横列電極328の上面には絶縁層330が形成される。好適な絶縁層330は数ある絶縁材料のうちの任意の絶縁材料によって形成される。ディスプレイ材料を保護するため、絶縁層330は低温プロセスを使用して形成されることが望ましい。好適な材料はポリアミドもしくは他の低温無機材料を含んでいる。絶縁層330は厚膜堆積技術もしくは薄膜堆積技術を使用して設けられても良い。絶縁層330は、横列電極328又は縦列電極322と位置合わせされる複数の孔331を有している。

【0070】

絶縁層330の上面には複数の接続プレート332が堆積される。これらのプレート332は、例えばアルミニウムを堆積したり、溶媒中に混入された銀のような金属インクもしくはペーストを厚膜プロセスを使用して堆積させることによって形成されても良い。図9から図10Bを参照しながら後述するように、接続プレートは、絶縁材料の孔を貫通して延びるバイアによって、縦列電極322及び横列電極328に接続される。好適な各接続プレートはそれぞれ1つの横列電極328とだけ或いは1つの縦列電極322とだけ電気的に接触される。しかしながら、良好な接続を確保するため、各接続プレート332は、複数の個所で、対応する横列電極328もしくは縦列電極322に接続されていても良い。

【0071】

エレクトロニクス部分312は、画像処理及びディスプレイ駆動回路134（図3に示されていない）と、例えばアルミナ（Al₂O₃）の薄いシートから成る

回路基板130と、堆積された導電体132と、接続パッド334及び導電体132を回路基板130を通じて接続パッド334に電気的に接続するバイア338とを有している。導電体132とバイア338と接続パッド334は全て、金属インクもしくはペーストを加えるために、厚膜堆積プロセスを使用して形成される。また、接続パッド334はアルミニウムを蒸着することによって形成されても良い。エレクトロニクス部分の接続パッド334とディスプレイ部分の接続プレート322との間には1対1の関係がある。本発明の好適な実施形態においては、接続パッド334と接続プレート332は、ディスプレイ部分とエレクトロニクス部分との間に導電接着剤を異方性をもって加えることにより、電気的に接続される。組み合わされたディスプレイ部分とエレクトロニクス部分は1枚のタイル120を形成する。

【0072】

しかしながら、接続パッドをこれと対応する接続プレートに電気的に接続するために他の方法を使用しても良いことは言うまでもない。例えば、接続プレート322及び接続パッド334は、パッドもしくはプレートの面を超えて上方へ延びる部分を有するように、変形可能な材料によって形成されてパターン化されても良い。エレクトロニクス部分とディスプレイ部分とが組み合わされると、接続プレート322及び接続パッド334上でパターン化された材料が接触して変形するようになり、これにより、対応する接続パッドと接続プレートとの間で電気的な接続が形成される。また、パッド334及びプレート322は、バンプボンディング技術によって或いは配線を使用して接続されても良い。この場合、前記配線は、パッド334もしくはプレート322のいずれか一方に埋め込まれ、エレクトロニクス部分312が対応するディスプレイ部分310と組み合わされた時にパッド334もしくはプレート322と係合する。

【0073】

図4はエレクトロニクス部分312の一部を示す分解斜視図である。この図は、エレクトロニクス部分の電気的な接続構造をより明確に示している。回路基板130は複数の孔410を有しており、各孔410は各接続パッド334に対応している。接続パッド334が回路基板130の前面412に形成されると同時に

に、バイア338が孔410内に形成される。画像処理及びディスプレイ駆動回路134（図4に示されていない）を様々な接続パッドに接続するために、導電体132が回路基板130の背面414上に形成される。

【0074】

図5は、好適なタイル120の他の構造を示す分解斜視図である。図5に示すタイルは、別個のエレクトロニクス部分とディスプレイ部分として形成されても良く、また、単一の構造体として形成されても良い。また、タイルの横列電極及び縦列電極に対する接続は、タイルの2つの縁部に沿って形成される。

【0075】

図5に示すタイルの回路基板はボトム層510である。この回路基板は、例えば、図1Aに示す回路134のようなエレクトロニクスマジュールを有していても良い。エレクトロニクスマジュールは、縦列バイア520及び横列バイア522を介して、ディスプレイ装置の横列電極及び縦列電極に接続されている。1つの横列バイア522だけが図5に示されている。図5に示す好適なタイルにおいて、回路基板は平面510であり、破線で示された任意の平面512, 514, 516は相互接続層である。これらは、上側の層に接続するためのバイアとその層の一表面上に塗布もしくは印刷される導電トレースとを有するセラミック層である。タイル構造がLTCCM材料から形成される場合には、層512, 514のうちのいずれか一方は金属もしくは絶縁性の構造基板であっても良い。層516は縦列バイア520及び横列バイア522を有するセラミック層である。セラミック層516上に形成される横列バイアは、好適なディスプレイタイルの横列電極524に接続する。

【0076】

図5に示すタイルが別個のエレクトロニクス部分及びディスプレイ部分とから形成される場合には、エレクトロニクス部分は、層510及び任意の層512, 514, 516だけを有する。タイルが単一の部品として形成される場合には、ディスプレイ材料526は複数の横列電極524の上面に堆積される。図5において、ディスプレイ材料526は固体のシートとして図示されている。しかしながら、この材料は、横列電極上に堆積される個々の電子注入層及び個々のOLE

Dセルであっても良い。図3を参照して前述したように、横列電極はアルミニウムのような金属もしくはポリシリコンから形成されても良い。

【0077】

ディスプレイ材料526上には複数の縦列電極528が形成される。縦列電極は、平面510からディスプレイタイルの各平面を通じて平面526を貫通して延びるバイア520を介して回路基板に接続されている。各縦列電極はそれぞれ異なるバイア520に接続される。図3に示すタイル構造と同様に、縦列電極528は、一般に、インジウム酸化スズ(ITO)のような透明な導体材料によって形成されている。本発明の好適な実施形態において、縦列電極528上に形成される平面530は光学フィルタもしくはパターン化された黒色のマトリクスであっても良い。黒色のマトリクスは、ディスプレイ層526の非活性領域を黒色のラインで覆うとともに、その一方で、ディスプレイ材料の活性要素のための開口を形成する。図5に示すディスプレイタイルの最終層はフロートガラスフロントカバー532である。

【0078】

図5に示すタイルが別個のエレクトロニクス部分及びディスプレイ部分とから形成される場合には、ディスプレイ部分は図3を参照して前述したように形成されていても良い。まず、フィルタ又は黒色のマトリクス層530がフロートガラスカバー532上に堆積される。次に、透明な縦列電極528が堆積され、その後に、OLED材料が縦列電極上に形成されて、横列電極522がOLED材料を覆うように形成される。図5に示す好適な別個のエレクトロニクス部分及びディスプレイ部分は、横列及び縦列バイアをそれらの縁部に沿ってバンプボンディングすることによって、或いは、エレクトロニクス部分又はディスプレイ部分の一方で配線のような導電要素を横列及び縦列バイア内に挿入して導電要素をバイアから突出させることによって接合されても良い。その後、エレクトロニクス部分とディスプレイ部分とが接合される際に、導電要素は、エレクトロニクス部分又はディスプレイ部分の他方で対応するバイアと繋がれる。

【0079】

図5に示すタイル構造は、まず、層510, 512, 514, 516のための

緑色の複数のテープブランクを準備することによって形成されても良い。次に、これらのブランクが穿孔され、孔を通じてバイア520, 522が形成される。ブランクが穿孔されたら、ブランクに適当な導電材料が塗布もしくは印刷され、これにより、導電材料がバイア内に充填されるとともに、ディスプレイタイル内の他の回路を相互接続するために必要な導電トレースが形成される。緑色のテープシート上に印刷されたトレースは横列電極524を有している。層510, 512, 514, 516とバイア520, 522と横列電極524とを有するこのような構造は、その後、ラミネートされ、ディスプレイ装置の回路部品に適したセラミックを形成するために熱処理(fired)される。次に、ディスプレイ材料526が横列電極524上に堆積される。ディスプレイ材料が堆積された後、ITOを堆積させるための従来のプロセスを使用して縦列電極がタイル上に形成される。

【0080】

別個の工程において、黒色マトリクス又はフィルタ530がフロートガラスカバー532上に形成されても良い。組み合わされたマスク又はカバーは、その後、マスク内の開口がディスプレイ材料の活性ピクセル領域と一致するように、ディスプレイ装置と位置合わせされる。その後、ガラスカバー532は、例えばフリットガラスを使用して、熱処理された複合セラミック構造にシールされる。

【0081】

図6は、図5に示されたディスプレイタイルの底面図である。図6に示すように、回路基板510は、バイア520, 522をそれぞれ介してディスプレイの横列及び縦列に接続された電子回路134'を有している。本発明の好適な実施形態において、回路134'をバイア520, 522に接続する導体602は、前述したように、熱処理前に緑色のテープ上に印刷もしくは塗布される。導体602は回路134'の縁部に沿ってバイア520, 522に接続される。導体610を介して操作電力を受けるために、また、導体612及びコネクタ614を介してデータ信号/タイミング情報を受けるために、回路134'が接続される。図12を参照して後述するように、タイル120'が図1に示す装置100のようなタイル張りのディスプレイ装置に組み付けられる際に、コネクタ614が

ケーブルハーネスに接続されても良い。

【0082】

図6Aは、図5に示すタイルに使用可能な好適なピクセル間隔を示すピクセル図である。このようなピクセル間隔によれば、組み立てられたタイル張りディスプレイのピクセル間距離を局部的に歪ませることなく、タイルの縁部に沿って導電性のバイアを配置することができる。図6Aは4つのタイル630, 640, 650, 660の部分を示している。破線624, 622はピクセルの境界を示している。これらの線は、ピクセルのレイアウトを理解し易くするためにのみ設けられている。ピクセルの活性部526は全ピクセル面積の約1/4だけを占めている。これは約25%のピクセル開口を形成している。本発明のこの好適な実施形態において、活性領域は、ピクセル領域の中心に位置付けられておらず、図6Aに示すように左上側にオフセットされている。

【0083】

図6Aに示すように、ピクセルのこのような間隔は、タイルの境界を横切るピクセルの規則的な間隔と干渉することなく、バイア520, 522をピクセルの横列及び縦列電極に接続するための空間を、ディスプレイ装置の縁部に沿って形成する。図6Aに示す好適な実施形態において、活性領域526からタイルの縁部までの距離 d_e は、ピクセルの活性領域526の縁部からピクセルの境界522又は境界524までの内側距離 d_i の約2倍である。

【0084】

図6Aに示すピクセル図はピクセルの活性領域が水平方向及び垂直方向の両方向にオフセットされているが、活性領域が垂直方向にのみオフセットされていても良い。この構成では、横列電極に対するコンタクトが活性ピクセル材料の下方にあり、したがって、ピクセルの活性領域をオフセットする必要がない。

【0085】

図7は、図3に示すようなタイルの使用に適した他のピクセルのレイアウトを示している。図7に示すレイアウトにおいて、ピクセルの活性領域526はそれらの各ピクセル領域の中心に位置付けられており、ディスプレイの横列及び縦列電極をエレクトロニクスに接続するバイアは各ピクセル素子間に形成されている

。活性領域 526 の縁部とディスプレイの縁部 712 との間の距離はタイルの全ての側で等しく、活性ピクセル領域の中心から縁部までの距離はピクセルのピッチの 1/2 である。しかしながら、図 20 及び図 20A を参照して後述するよう、中方立て (mullion) を隣接するタイル間に挿入できるように、縁部のピクセルの中心とタイルの縁部との間の距離はピクセルのピッチの 1/2 よりも僅かに小さくなっている。後述するように、一般に、中方立ては、ディスプレイ装置上にタイルを接合するため及びタイルの継ぎ目を隠すために使用される。

【0086】

一般に、前述したディスプレイは白黒のディスプレイである。ピクセルは、1 つの横列電極と 1 つの縦列電極とから成る 1 対の電極によって制御される単一の放射領域を有している。図 8A 及び図 8B に示すように、カラーピクセルが採用されても良い。図 8A は、赤 (R) 820、緑 (G) 822、青 (B) 824 の別個のサブピクセルを有する単一のピクセルを示している。3 つのサブピクセル 820, 822, 824 はそれぞれ対応する縦列電極 (図示せず) を有している。サブピクセル 820, 822, 824 の縦列電極はそれぞれ、バイア 810, 812, 814 をそれぞれ介して、エレクトロニクス部分に接続される。1 つの横列電極 (図示せず) は 3 つのサブピクセルで共有される。この横列電極は、仮想的に示されたバイア 816 を介してエレクトロニクス部分に接続されている。3 つのサブピクセル構造の幾何学的な構成は、サブピクセルの高さ d_{SH} と、サブピクセルの幅 d_{SW} と、活性サブピクセル領域からピクセル領域の縁部までの距離 d_e とによって規定される。本発明の 1 つの好適な実施形態のため、ピクセルのピッチ P に関して、これらの寸法が表 1 に与えられている。

【0087】

表 1

d_{SH}	. 5 P
d_{SW}	. 16 P
d_e	. 25 P

図 8B は他のカラーピクセル構造を示している。この構造は 4 つのサブピクセル素子 830, 832, 834, 836 を有している。これらのサブピクセル素

子のうちの2つ830, 836は励起時に緑色光を放射し、他の2つのサブピクセル素子832, 834はそれぞれ赤色光及び青色光を放射する。この構造は、4サブピクセル構造として知られている。カラーディスプレイ内における輝度情報の多くが赤や青のピクセルよりも緑のピクセルに存在するため、この構造は2つの緑色サブピクセルを使用している。したがって、2つの緑色サブピクセルを使用することによって、より鮮やかな表示が可能になる。また、ピクセル830, 836が共に赤色のピクセルもしくは青色のピクセルであっても良い。幾つかのディスプレイ技術においては、赤もしくは青のピクセル材料から放射される光の量が、緑色のピクセルから放射される光量よりも少ない場合がある。この場合には、ピクセル830, 836を共に赤色のピクセルもしくは青色のピクセルにすると、ディスプレイの全体の輝度が向上する。図8Bに示すピクセル構造は、2つの横列電極（図示せず）及び2つの縦列電極（図示せず）を使用している。横列電極はバイア816', 818（仮想的に示されている）を介してエレクトロニクス部分に接続されている。一方、縦列電極はバイア810', 812'を介してエレクトロニクス部分に接続されている。4サブピクセル構造の幾何学的な構成は、サブピクセルの高さ d_{SH} と、サブピクセルの幅 d_{SW} と、活性サブピクセル領域からピクセル領域の縁部までの距離 d_e と、隣接するサブピクセル間の距離 d_s によって規定される。本発明の好適な実施形態のため、これらの寸法が表2に与えられている。

【0088】

表2

d_{SH}	. 25P
d_{SW}	. 25P
d_e	. 125P
d_s	. 25P

図8A及び図8Bは、水平方向及び垂直方向で等しくなるように距離 d_e , d_s を示しているが、これらの値が異なっていても良い。図8A及び図8Bに示す好適なピクセル構造はいずれも、約25%のピクセル開口を形成するために、活性ピクセル領域がピクセル領域の約25%を占めている。この値は単なる一例に

すぎない。本発明では、ピクセル開口が大きくてまた少なくても良い。

【0089】

図3, 4, 8A, 8Bを参照して前述したように、組み立てられたタイルのエレクトロニクス部分は、ディスプレイタイルの領域全体にわたって個々の横列及び縦列電極に対する電気的な接続を形成する接続プレート332を有している。図9, 10A, 10Bはこれらの接続部を形成する好適な方法を示している。図9は、破線のボックスとして示された接続プレート332を有する好適なタイルの正面図である。分かり易くするため、絶縁層330は除かれている。また、図9は2つの横列電極328A, 328Bと2つの縦列電極322A, 322Bとを含んでいる。縦列電極322Aは、バイア914を介して接続プレート332Aに接続されるように示されている。縦列電極322Bは、バイア916を介して接続プレート332Dに接続されるように示されている。横列電極328A, 328Bは、バイア910, 912をそれぞれ介して各接続プレート332B, 332Cに接続されるように示されている。

【0090】

図10A及び図10Bは、図9のF10A線及びF10B線に沿う断面図をそれぞれ示している。図10A及び図10Bは図9から除かれた絶縁層330を含んでいる。図9に示すように、縦列電極322Bに対する接続部916は活性ピクセル素子間に位置するディスプレイタイルの領域に形成されている。したがって、図10Aは、フロートガラス基板320、縦列電極322、絶縁層330、接続プレート332D, 332Eだけを示している。接続プレート332Dと縦列電極322Bとの間のバイア916は、絶縁層330の孔331を貫通するようになされている。印刷プロセスで使用される銀のペーストやインクが孔331を通じて流れ縦列電極322Bに接触することができるよう接続プレートがエレクトロニクス部に形成される場合に、このような接続が形成される。

【0091】

図10Bは、横列電極に対する接続部を形成する好適な方法を示している。図9に示すように、横列電極に対する接続部は、活性ピクセル素子324を含むディスプレイ部分上に形成される。図10Bに示すディスプレイの部分は、ガラス

基板320と、透明な縦列電極322と、ディスプレイ材料324と、横列電極328Bとを有している。図9に示すように、接続プレート332Bはバイア910を介して横列電極328Bと接触する。この接続部は絶縁体330の孔331を通じて形成される。図10Bに示すように、複数の孔が設けられ、接続プレート332Bと横列電極328Bとの間の接続部が複数の個所で形成されている。これらの複数の孔は、完成されたディスプレイタイルにおける歩留りを向上させる冗長性を与える。図10Bは、接続プレート332Bと横列電極328Bとの間の接続部が各ピクセル324間に隙間に形成されていることを示しているが、これらの接続部は横列電極328Bに沿うどのような場所に形成されても良く、活性ピクセル素子間の隙間に限定される必要はない。

【0092】

図10Aには示されていないが、縦列電極に対する接続部は、接続プレートに沿って複数の位置に形成されている。例えば、図9では、接続プレート332Dと縦列電極322Bとの間の接続部を示す3つのバイア916が存在する。

【0093】

各接続プレートは横列電極もしくは縦列電極の一方だけと電気的なコントクトを形成するため、ディスプレイタイル内に設けられる接続プレートの数は、タイル内の縦列の数と横列の数との合計以上であることが望ましい。本発明に係る好適なタイルにおいては、横列が28個で縦列が32個のピクセル素子が存在する。したがって、タイルのディスプレイ部分及びエレクトロニクス部分には少なくとも60個の接続プレート及び接続パッドがなければならない。好適なタイル上には全体で896個のピクセル位置が存在している。各接続プレート及び接続パッドの間で良好な分離状態を可能にするため、各接続プレートは 2×6 の行列内に配置される12個のピクセル位置を覆っても良い。接続部が縦列電極に対して形成される位置は、接続部が横列電極に対して形成される位置よりもかなり制限されるため、好適な接続プレートは、2つの横列ピクセル位置×6つの縦列ピクセル位置を覆っても良い。

【0094】

ITOはアルミニウムや銀ほど良好な導体ではないため、エレクトロニクスモ

ジユール134が縦列電極に接続される位置から縦列電極に沿って抵抗電圧降下を与えても良い。これらの抵抗電圧降下の大きさを減少させるため、縦列電極に沿った複数の離間位置でエレクトロニクスモジュールを各縦列電極に接続することが望ましい。これらの離間位置は隣接していないため、各縦列電極322のために2つ或いは3つの接続プレート332を配置することが望ましい。したがって、接続プレート332及び接続パッド334の数は、横列電極の数と縦列電極の数の合計よりも多くても良い。

【0095】

本発明では、他のタイル構成も考えられる。1つの望ましい構成は、ディスプレイの全長（全高）にわたって延び且つ例えば32個の縦列の幅を有するタイルである。この形状を成すタイルは、水平方向（垂直方向）の位置合わせのみを必要とする。また、横列よりも多くの縦列が覆われ、縦列電極に対して接続部を形成する位置の数が、接続プレートと接続パッドとが殆ど等しいような場合よりも多くなるように、接続プレート及び接続パッドを形成しても良い。また、ディスプレイは異なる形状のタイルから形成されても良い。例えば、ディスプレイの全高にわたって広がる長いタイルを側部に設け、小さい正方形のタイルをディスプレイの中心部に設けても良い。また、異なるタイルは異なるピクセルピッチを用いても良い。すなわち、ディスプレイの側部のタイルは比較的大きなピクセルピッチを有し、ディスプレイの中心部のタイルは比較的小さいピクセルピッチを有していても良い。

【0096】

また、本発明の好適な実施形態は、タイルのエレクトロニクス部分がディスプレイ部分と同じ寸法である例を示しているが、これらは異なった寸法であっても良い。例えば、1つのエレクトロニクス部分（図示せず）が2つの隣合うディスプレイ部分（図示せず）と同じ大きさを成していても良い。1つのタイルに組み立てられた際に、2つのディスプレイ部分が位置合わせされて1つのエレクトロニクス部分に接着される。1つの考えられる構成では、ディスプレイ装置の全体にわたって広がる1つのエレクトロニクス部分が形成され、複数のディスプレイ部分のタイルが個々にエレクトロニクス上に実装される。この構成において、エ

レクトロニクス部分は複数のエレクトロニクスモジュール132を有していても良い。

【0097】

また、エレクトロニクス部分がディスプレイ部分より小さくても良い。すなわち、ディスプレイ全体が複数のエレクトロニクス部分（図示せず）に接着される单一のディスプレイ部分（図示せず）から成っていても良い。ディスプレイ部分とエレクトロニクス部分とを異なる寸法で製造してこれら両構成部品の歩留りを最大にすることが望ましい。複数のディスプレイ部分を单一のエレクトロニクス部分上に組み立てる場合には、隣合うディスプレイ部分間に継ぎ目が見えないようにピクセルを位置合わせすることが必要である。

【0098】

図12は、複数のタイル又は単一の大きなタイル上の複数のエレクトロニクスモジュールが複合ディスプレイ装置を形成するために接続される1つの方法を示している。図12はディスプレイ装置100を背面側から示している。好適なディスプレイ装置は複数のタイル120を有しており、各タイル120は1つのエレクトロニクスモジュール134を有している。エレクトロニクスモジュールはケーブルハーネス1210によって中央のコントローラに接続されており、ケーブルハーネス1210は中央ケーブルと複数の分岐ケーブル1212, 1214, 1216, 1218, 1220, 1224, 1226を有している。本発明の好適な実施形態において、各タイルは4つの導電ラインに接続されており、そのうちの2つの導電ラインは操作電力を供給し、他の1つの導電ラインはデータ信号を伝達し、残る1つの導電ラインはタイミング情報を伝達する。ディスプレイの操作電力ラインは複数のタイル間で共有されている。しかしながら、本発明のこの好適な実施形態における信号ラインは共有されていない。各タイルのエレクトロニクスモジュール134にアドレス回路を設けることによって、ディスプレイ装置全体で信号ラインとタイミングラインとが共有されても良い。この構成では、各モジュールがタイルのアドレス領域のデータ部分だけを認識して記憶する。

【0099】

図11Aは、電気的にデータ及びタイミング信号を受ける図3に示すような好適なタイプのタイル120の背面図である。図11Aに示すタイルは、電子回路134' と、回路基板312上に全体にわたって実装される複数の導電トレース1114とを有している。図11Aに示すように、操作電力信号612は、データ及びタイミング信号610と同様に、コネクタ1112を介して受けられる。図12を参照して後述するように、図11Bに示すタイルは同様の方法でディスプレイに形成されている。図6を参照して前述したように、操作電力信号が全てのタイル間で共有され、その一方で、タイミング及びデータ信号が各タイルに個別に割り当てられても良い。また、データブロードキャストから全てのタイルへとデータを選択的に分離するために各タイルがアドレス回路を有している場合には、タイミング及びデータ信号が全てのタイルで共有されても良い。

【0100】

図11Bは、タイミング及びデータ信号を電気的にではなく任意に受ける他のタイプのタイル120の背面図である。このタイルは、エレクトロニクスモジュール134と、回路基板312上に形成された複数の導電トレース1114とを有している。しかしながら、図11Bに示すエレクトロニクスモジュール134は、コネクタ1112で操作電力のみを受けるために接続されている。データ信号及びタイミング情報は、エレクトロニクスモジュール134の一部を成すオプティカル・カップリング1110を介してモジュール134に伝えられる。好適なオプティカル・カップリング1110は、1又は複数の光ファイバを直接的な接続で受けても良く、また、放送タイミング及びデータ信号を受ける感光性領域を有していても良い。放送信号が受けられる場合には、特定のタイルにアドレスされるデータを抽出してそのデータだけをディスプレイのために記憶するために、エレクトロニクスモジュール134がアドレス回路を有していても良い。図11Bに示す電子回路134の使用に適した光インターフェイスは、U.S.P. 2,811,805に開示されている。このU.S.P.は、SauerによるOPTICAL INPUT LATCH-CIRCUIT CELL ARRAYと題されており、光インターフェイスに関する教示内容として参考することにより本願に組み入れられる。

【0101】

図13は、本発明に係る好適なタイル組立体の分解正面図である。この好適な組み立てられたディスプレイ装置130はフレーム1310を有しており、フレーム1310内には強固な背面パネル1312が装着されている。背面パネルは、複数のディスplayタイル120のそれぞれに操作電力を供給するためのコネクタ1316と、組み立てられたディスプレイ装置の各タイル120にデータ及びタイミング情報を供給する1対のコネクタ1318（図13にはそのうちの1つだけが示されている）とを有している。コネクタ1316、1318は、半田タイプの接続部であっても良く、或いは、プラグタイプの接続部であっても良い。例えば個々のタイルに容易にアクセスすることができる点で、プラグタイプの接続部の方が望ましい。図13に示す好適なディスプレイは、背面パネル1312上にタイル120を個々に装着した後、背面パネルとタイルディスプレイとの組立体をフレーム1310に装着することによって組み立てられても良い。その後、組み立てられたディスプレイは、タイルを保護するように作用するフロートガラス（図示せず）によってカバーされる。なお、フロートガラスは、背面パネル1312及びフレーム1310とともに、組み立てられたディスプレイ装置100のための密封シールを形成するように作用しても良い。略一定のピクセル間隔を維持するため、タイル間の隙間は狭い許容誤差（公差）の範囲内に維持されることが望ましい。タイル120の背面上及び背面パネル1312上に形成されるコネクタの公差は精密であることが望ましい。

【0102】

図13に示す構造に代わるものとして、図14に示すような自動位置合わせ構造を使用しても良い。この構造は、図13に示す構造のような正確な製造公差を必要としない。図14において、フレーム1410は複数のバネ部材1418を有している。また、電力、タイミング、データ信号は、柔軟な各コネクタ1416によって個々のタイルに伝えられる。また、コネクタ1416は、タイルを前方に押圧してフロートガラスフロントプレート（図示せず）に接触させる。コネクタ1416は、配線用ハーネス1422によって電力・データ・タイミング信

号を受けるように接続されている。図14に示す本発明の好適な実施形態において、各タイルは、フレーム1410内で、その対応する柔軟なコネクタ1416上に装着される。タイルの横列及び縦列が完全に組み立てられると、フレーム1410のバネ1418は、破線ボックス1420によって示された領域に向けてタイルを付勢するようになる（タイルを領域内に制限するようになる）。全てのタイルがフレーム1410内に組み付けられると、バネ1418はタイルを一直線上に保持するようになる。自動位置合わせ構造を補強するため、各タイルの両縁部に補助的なパターン（図示せず）が形成され、隣合うタイルのパターンが係合することによってタイルが一直線上に保持されるようになっていても良い。例えば、1つのタイルの両縁部が補助的な鋸歯状の縁部によってパターン化され、鋸歯状の縁部によって各タイルがその隣合うタイルと1方向でのみ係合し得るようになる。このような縁部パターンは、ディスプレイ部分又はエレクトロニクス部分上に形成されても良い。このようなパターンをエレクトロニクス部上にだけ形成すると、ディスプレイ部の縁部の組立が容易となるため、有益である。図14に示された構成は、図13に示す構成において必要とされるような構成部品の正確な組立が必要ないため、有益である。

【0103】

図15から図19は、複数のタイル120を接合して複合タイル張りディスプレイ100を形成する他の好適な方法を示している。無論、タイル張りディスプレイのタイル間には物理的な隙間が存在する。このような物理的な隙間を観察者が視認できないようにすることが望まれる。この場合において、「視認できない」とは、ピクセルから放射されて前記隙間で散乱もしくは反射された光が観察者によって観察されないこと、また、観察者が物理的な隙間を検知できるような外部の視線が存在しないことを意味している。

【0104】

CRT又は投影ディスプレイを使用した最新技術のタイル張りディスプレイは、物理的な隙間を隠すために個々のディスプレイ間に中方立てを使用しているが、これらの中方立ては、観察者によって視認でき、また、画像の連続性を破壊してしまうことから観察者にとって不愉快なものである。したがって、隙間を視認

できないようにするために使用されるいずれの構造も画像の連続性を破壊しないことが望ましい。

【0105】

タイル張りディスプレイ及びタイル張りでないディスプレイの両方において共通に見られる他の構造は、黒色マトリクスである。黒色マトリクスは黒色のラインによって形成されても良い。黒色マトリクスは、ピクセルの活性領域間に設けられ、これらの領域で周囲の光を吸収してディスプレイのコントラストを向上させる。黒色マトリクスのラインは、例えば、CRTのフロントスクリーンの蛍光体同士の間もしくは液晶ディスプレイのために規定されたピクセル位置間で見られる。タイル張りディスプレイにおいて、黒色マトリクスのラインは、一般に中方立てよりも小さく、一般にピクセルの平面内に配置される。黒色マトリクスのラインは周期的であり且つピクセル間に配置されているため、黒色マトリクスのラインが画像の連続性を破壊することはない。

【0106】

本発明は、タイル間の物理的な隙間と黒色マトリクスとを見分けることができなくする、したがって、観察者によって視認できなくなる光学構造をタイル張りディスプレイに組み込んで使用している。このような構造が図19に示されている。図19は部部的に組み立てられたディスプレイ装置の斜視図である。図19に示す主要な構成部品は、フレーム2014、例えばガラスやプラスチックから成る透明シート2020、黒色マトリクスを形成する複数の黒色ライン2010、ディスプレイを形成する複数のタイル120である。光学集積構造の重要な特徴は、黒色マトリクスラインと同様な黒色ライン2010の模様である。この場合、これらの黒色ライン2010は、等しい幅を有し、ピクセルのピッチと等しい間隔を有している。これらの黒色ライン2010は、タイル120間の隙間2012の両側のピクセルを含むディスプレイの全てのピクセル間で延在するよう位置合わせされる。また、黒色ラインの光学集積パターンは中方立てと同様である。すなわち、光学集積構造の黒色ラインの幾つかは、ディスプレイタイル間の隙間上で延在しており、隙間を視認できないようにしている。組み立てられると、タイル120のガラス基板320は、透明シート2020の背面上にある集

積構造を形成する黒色ライン2010に隣接して位置される。

【0107】

従来の黒色マトリクスとは異なり、集積ディスプレイタイルの前述した光学構造は、黒色のラインパターンがディスプレイタイルと接触するように、タイル120の観察側で、ピクセルを含む平面の上側（中方立てと同様）に配置される。中方立てと異なり、光学集積構造2020の黒色ラインは比較的狭く、そのため、中方立てを覆う黒色ラインは、黒色マトリクスを形成する黒色ラインと実質的に同じ幅となる。したがって、前述の構造は、黒色マトリクスの機能と中方立ての機能とを同時に与えるが、光学集積構造2020のパターンの全てのラインが実質的に同一で殆ど見分けがつかないため、観察者が中方立てのラインを視認することはできない。したがって、観察者は、黒色ラインの均一なパターンを単に見るだけとなる。本発明のこの形態の重要な特徴は、前述した光学集積構造の黒色ライン及び中方立てのパターンの正確な仕様（規格）である。この規格においては、タイル間の物理的な隙間が観察者から隠され、また、同時に、放射された光のディスプレイからの出射が妨げられることは殆ど或いは全くない。また、黒色マトリクス及び中方立ては、たとえタイル間の隙間にわたってさえも、大きな画像の連続性を損なうことはない。

【0108】

図19に示された光学集積構造をより分かり易く説明するため、別個の複数の中方立てを使用してタイルを接合する方法についてまず説明する。図15は本発明に係る2つのタイル120の一部の断面である。これら2つのタイルは1つの中方立てによって接合される。各タイルは、ガラス基板320とタイル構造の残り部分1510とを有している。好適なタイルは、ガラス基板320の底面の近傍に配置された活性ディスプレイ材料1514を有している。また、好適なタイルは、中方立て1512と、黒色マトリクスの一部を成す黒色ライン1513とを有している

図16は、本発明に係るディスプレイ装置との使用に適した好適な中方立て1512の斜視図である。中方立て1512は上面1610を有しており、この上面1610は、黒色の材料によって形成しても良く、或いは、黒色を印刷もしく

は塗布しても良い。中方立てがディスプレイ装置上にアーチファクトを形成しないように、中方立ての上面は、寸法と色と光沢とに関して、黒色のストリップと非常に調和していることが望ましい。また、中方立て1512は、好ましくは薄い色（例えば白）の材料から成る側面1612を有する低部脚を備えている。また、中方立ての底部脚は、透明であっても良く、また、フロートガラス基板320の屈折率と略同じ屈折率を有していても良い。中方立ての近傍で散乱された光が、タイルの内側のピクセル間で散乱された光と同じ特性を有するように、中方立ての底部脚は薄い色もしくは透明であることが望ましい。光の散乱がタイルの縁部と中央部とで異なる場合には、縁部は、例えば表示画像の輝度が低下した帶として視認され得る。接合される2つのタイルに中方立て1512を取りつけるために、1又は複数の側面1612及び中方立てのトップバーの裏面1614に接着剤を塗布しても良い。これら全ての面に接着剤が塗布される場合には、複数のタイルを接合して1つのディスプレイ装置を形成するために複数の中方立てが使用される。

【0109】

放射ディスプレイのガラス基板の前面に対する黒色ストリップもしくは中方立ての最適な位置を決定するためには、ディスプレイによって放射された光の特性を理解することが役立つ。図17は、底面1710と上面1712とを有する好適なガラス基板320の断面を示している。幾つかの代表的な光線1714, 1716, 1718が底面1710上的一点から発せられるように示されている。幾つかの光線1714はガラスから出射され、また、幾つかの光線1718は上面から内側に全反射されてガラスシートに捕らえられる。これら2つのタイプの光線の変わり目が光線1716である。光線1716は、基板320の上面1712と平行な角度で反射される。

【0110】

変わり目である光線1716の入射角は臨界角(θ_0)と呼ばれている。臨界角よりも小さい角度で面1712に到達した光はガラスから出照され、臨界角よりも大きい角度で面1712に到達した光は内側に全反射される。方程式(1)に示すように、臨界角はガラス基板320の屈折率 n_{glass} に依存している。

式1

$$\theta_0 = \sin^{-1} (1/n_{\text{glass}})$$

本発明の好適な実施形態において、 $n_{\text{glass}} = 1.55$ 、 $\theta_0 = 40^\circ$ である。

【0111】

タイル張りディスプレイは、整列して配置される複数のタイルから成り、タイル間の隙間を横切るピクセル間の隙間が、ディスプレイタイル内のピクセル間のピッチと実質的に同一である。したがって、ディスプレイタイルの縁部は、最後のピクセルの中心からピッチの $1/2$ の距離（或いは、これよりも僅かに小さい）にある。臨界角度に起因して、ガラスシート内的一点から放射された光は、最大で横方向距離 $d_0 = t_{\text{glass}} \tan(\theta_0)$ だけ進むことが可能である。ここで、 t_{glass} はガラスの厚さである。したがって、幅 $W_m > 2d_0$ をもつ黒色ストリップを隙間領域にわたって配置することにより、隙間領域の任意の部分からの光を遮断しても良い。そのような黒色ストリップが中方立て1512の上端として図18に示されている。光学的に対称であることから、同一の黒色ストリップにより、任意の外部光線は隙間領域を視認不可能にする。実際に、黒色ストリップは、観察者が隙間領域を視認できないようにする。限定された隙間の幅に当たられる $2d_0$ よりも僅かに広くなければならぬ場合があるかもしれない。

【0112】

図19の構図を再び参照すると、個々のタイルは別個の中方立てによって接合される必要がない。その代わり、タイルが光学集積構造2020の黒色の表面上に直接に組み付けられ、幅 W_m を有する黒色のストリップ上に直接にタイル同士の隙間が位置付けられる。図20及び図20Aに示すように、好適な光学集積構造2020は、光学集積構造の表面上の黒色ラインがタイルのガラス基板320と接触されるように、タイルの配列の上面に位置決めされる。観察者が隙間領域を見ることができないように、黒色ラインの中心はタイル間の隙間と位置合わせされる。本発明のこの実施形態は別個の中方立てを必要としないが、タイルが中方立て1512によって接続される場合には、集積構造2020は、中方立ての上面1610を覆う黒色ラインを有していても良い。この場合、タイル120の

上面と集積構造2020の黒色の表面との間の隙間が最小となるように、中方立てのトップバーはできる限り狭いことが望ましい。また、中方立て1512が黒色マトリクスラインを有する集積構造2020上に組み付けられても良い。この構成において、中方立ては、複合ディスプレイを形成するためにタイル120が挿入されるポケットを形成する。このような構造は、接着剤を使用して集積構造2020に直接に中方立てを取りつけ、その後、タイルをディスプレイ内に挿入する前に、中方立てのクロスバー1610の裏面及び底部脚の側面に接着剤を塗布することによって形成されても良い。

【0113】

タイル間の隙間を覆うために使用される中方立てを形成する光学集積構造2020上の黒色ラインは、一般的な黒色マトリクスラインよりも幅が広く、タイルの縁部近傍にあるピクセルから放射される光の一部もしくは全部を遮断しても良い。透過する光の量を最大にし且つ組み立てられたディスプレイ装置内でアーチファクトの歪みが生じないように、ディスプレイタイルと集積構造2020の黒色ストリップは、特定の関係をもって特別に設計されることが望ましい。

【0114】

図19は、2つのピクセル領域を有する2つのタイル120の部分の断面を示している。ガラス基板320の底部にある放射領域1910の幅はdpに設定されている。ガラス領域から出照することができ且つ観察に役立つ光線は、ガラス320の上面の幅 $W = 2d_0 + dp$ の領域から出照される。ディスプレイタイルは、ピクセルピッチPとして知られた距離で等間隔で離間された複数のピクセルの配列を有している。したがって、観察可能な任意の光を遮断しないように、黒色マトリクスの幅 W_m は、 $W_m < P - dp - 2d_0$ のように設定されていることが望ましい。図19に示す寸法は、黒色のマトリクスストリップが隙間を完全に隠し且つ放射光を全く遮断しない場合を示している。

【0115】

黒色マトリクスを形成する黒色ストリップと中方立てのトップバーとが満たすべき幅寸法の基準が2つある。すなわち、 $W_m > 2d_0$ （隙間2012を隠すため）と $W_m < P - dp - 2d_0$ （ピクセルからの光が遮断されないようにするため）

である。最も望ましい解決策は、ガラスの厚さを最大に設計することである。この場合、2つの基準の両方が満たされる。このような設計点は、ガラスの厚さがピクセルピッチP×0.15であり、黒色ストリップの幅がピクセルピッチP×0.25である場合に満たされる。このような状態を満たすようにディスプレイタイルと黒色マトリクスストリップとを設計すると、光学集積構造の裏側に各タイルを集積することによって広い面積のディスプレイを形成しても、各タイル間の隙間を検知することはできない。

【0116】

ガラス基板320の厚さ及び黒色ストリップの幅が前述した基準を満たしている場合、ディスプレイの前方（例えば通常の角度からの観察）にいる観察者に向けて直接に方向付けられる光は全く遮断されないが、大きな視角から来る幾らかの光は遮断される場合がある。しかしながら、これらの基準を満たせば、黒色マトリクスによって占められるディスプレイの領域が広くなるため、コントラストを向上させることができる。すなわち、より広い視角からの光のある程度の遮断は、通常の視角における高コントラストの利益のように、許容範囲であるとみなして良い。

【0117】

前述したように、本発明の好適な実施形態において、ピクセル内にバイアのための空間を確保して縦列電極との電気コンタクトを形成するために、タイル上のピクセルは約25%の開口を有している。したがって、本発明の好適な実施形態において、dpは約P/2である。また、この比較的小さな開口は、タイル間の隙間を隠すことを容易にし且つ比較的大きな黒色マトリクスストリップによりディスプレイのコントラストを向上させることができるという利点を有している。

【0118】

集積構造2020の観察側を反射防止コーティングでコーティングしたり、光学集積構造2020の表面上や光学集積構造2020を構成する材料（例えばガラスやプラスチック）中に周辺の光を吸収する吸収体やカラーフィルタを設けたりすることによって、コントラストを向上させても良い。

【0119】

集積構造2020は観察側の面にディフューザコーティングを有していても良い。このディフューザは、個々のピクセル及び黒色マトリクス構造の視認性を低下させるピクセルの見かけの大きさを増大させる。すなわち、ディフューザは、表示画像の粒状性を低下させるように作用する。このことは、特に比較的大きなピクセルを有するディスプレイ装置や、ピクセルは小さいけれどもディスプレイ装置の近傍に接近して観察するように設計されているディスプレイ装置において重要である。ピクセル構造の視認性を低下させる他の方法は、互いに離間する4つのサブピクセルが1つのカラーピクセルを形成する図8Bに示すような4ピクセル構造を使用することである。

【0120】

また、集積構造2020は、ディスプレイタイルを位置合わせして装着する簡単な方法を提供する。特に、集積構造2020上のパターンが例えばモアレ模様を使用して複数のピクセルと正確に位置合わせされ、これによって、1つのタイルが位置決めされて、その後、そのタイルが光学的に明瞭な接着剤によって構造2020上に装着されても良い。

【0121】

前述した本発明の実施形態はOLEDディスプレイ装置に関するものであるが、同様の考えが他のタイプのディスプレイタイルで採用されても良い。図20から図23を参照して後述される例は、陰極発光ディスプレイに関するものである。陰極発光ディスプレイは、電界放出ディスプレイ(FED)のような比較的低電力な装置或いは熱陰極を使用するジャンボトロンのような高電力装置であっても良い。

【0122】

広告用ディスプレイを形成するために一括してタイル張りされる陰極発光モジュールに関する現在の考えでは、各カラーサブピクセルに対して1つの陰極が必要とされる。例えば、4ピクセル×4ピクセルのカラーモジュールは、4個の横列と12個の縦列とから成る陰極の配列を必要としている。同様に、4個の横列に対して4つのリード線が必要となり、また、RGB縦列の4つのトリプレットに対して12個のリード線が必要となり、小計で16個のリード線が必要になる

。別に2つのリード線も必要となる。すなわち、その1つは陽極電位であり、もう1つは制御グリッドに電力を供給するためのものである。したがって、リード線の数は合計で18個になる。

【0123】

本発明に係る陰極発光タイルは、リード線と陰極の数を大幅に減少するために設けられており、その上、他の性能上の利点を有している。ここに開示されている考えでは、各陰極発光タイルは、スクリーン上に配列される複数のカラーピクセルと、単一の陰極と、カラーピクセルのスクリーンを横切るビームをラスターするために使用されるX Y電界集束／偏向グリッドとを有している。4×4モジュールは、X集束／偏向プレートのための2つのリード線と、Y集束／偏向プレートのための2つのリード線と、陰極及び制御グリッドのそれぞれに1つずつのリード線と、陽極のための1つのリード線とを有している。したがって、本発明に係る4×4ピクセルタイルは、18個のリード線を必要とする従来の構成と異なり、7個のリード線だけを使用する。

【0124】

静電偏向は全体で60°以下の偏向角を与えても良い。大きな角度は、高電力を必要とし、ビームの歪みをもたらすが、必要であれば、より薄いモジュールのために設けられる。例えば、本発明に係る3"対角線モジュールは、2.5から3"の深さである。

【0125】

モジュールは、電子の熱イオン源又は電界エミッタの配列のいずれかとともに実施されても良い。熱イオン源は長尺体もしくは正方形となり得る。正方形の熱イオン源は、各正方形のピクセルがRGB領域及びG領域から成る4つの正方形のカラーサブピクセルに分割される（すなわち、4サブピクセル構造）スクリーンとの使用に適している。長尺な熱イオン源は、RGB蛍光体の長尺な領域に分割される正方形のピクセル（すなわち、3サブピクセル構造）に適している。

【0126】

陰極の数は、例えば、3×4×4から1へと減少するため、本発明に係る陰極発光ディスプレイは、製造コストを大幅に節約することができる。また、各モジ

ュールに単一の陰極を使用しているため、48個の陰極の性能と殆ど差異はない

。

【0127】

図20は本発明に係るタイルの断面図である。この好適なタイルは支持構造2111上に陰極2110を有している。陰極2110からの放射は、制御グリッド2120によって制御され、 x 集束／偏向グリッド2116及び y 集束／偏向グリッド2118によって偏向される。陰極2110とグリッド2120, 2116, 2118は、モジュールのフェイスプレート2110上に装着されてアルミニウム処理された蛍光体スクリーン2114に向かう電子の流れを形成する。フェイスプレートは、アルミニウム処理された蛍光体スクリーン2114に電気的に接続される導電コーティング（図示せず）を有するガラス側壁2122とバックプレート2124とを備える物理的構造の一部である。この物理的構造は、密封シールされており、物理的構造内を真空にするためにエアーが吸引される排気ポート2130を有している。また、モジュールは、陰極と制御グリッドと x 集束／偏向グリッドとに対する電気的な接続を含む複数のリード線2128を有している。また、モジュールは、側壁2122の内側の導電コーティングに接続される陽極供給源2126を有している。

【0128】

図21は、フェイスプレートと蛍光体スクリーンとが取り除かれた好適なタイルの正面図である。図21は、熱陰極2110と制御グリッド2120と x 集束／偏向グリッド2116と y 集束／偏向グリッド2118の好適な一構成を示している。図22は、図21の熱陰極が電界放出陰極のパターンに取って代えられた点を除き、同様の構成を示している。図21に示す構造は、光を放射するために蛍光体を横切って選択に走査される電子線を形成し、一方、図22に示す構造は、定形蛍光体を作動させるのに適した或いは複数の蛍光体を作動させるのに適した定形電子ビームを形成する。

【0129】

図23は、達成可能な多くの異なる照明技術を示す本発明に係る好適な陰極発光タイルの正面図である。この好適なタイルは4サブピクセル構造の単一のカラ

一ピクセルを有しており、このカラーピクセルは、2つの緑色の蛍光体領域2410, 2416と、1つの赤色の蛍光体領域2412と、1つの青色の蛍光体領域2414とを有している。破線2418は、図21に示すような陰極によって形成される走査線を示している。この走査線は、ピクセルを横切って走査される電極の扇形ビームによって形成される。白色のピクセルを放射するため、ビームは、全ての蛍光体領域2410から2416を横切って繰り返し走査される。緑色のピクセルを放射するため、y偏向電極が制御されて、ビームが蛍光体領域2410, 2416の上方にだけ偏向されても良い。赤色もしくは青色のピクセルを放射するため、蛍光体領域2412又は蛍光体領域2414だけを横切って走査するようにビームが偏向されても良い。黄色のピクセルを放射するため、ビームは蛍光体領域2412, 2416だけを走査しても良く、一方、シアンピクセルを形成するために、ビームはピクセル2410, 2414だけを走査しても良い。

【0130】

正方形領域2420は、電界放出装置の配列によって形成される電子ビームを示している。このビームは、蛍光体領域を形成しており、したがって、個々の蛍光体領域を照明するのに適している。このビームは扇形ビーム2418と同じ方法で走査されても良い。また、このビームは、底部の横列もしくは上部の横列で1つの蛍光体領域を照明するために、y方向に偏向されても良い。複数の蛍光体領域にわたってビームを広げるために、x軸とy軸の一方もしくは両方でビームが焦点から拡散されても良い。

【0131】

定形ビームの偏向及び焦点拡散の一例が図23に要素2418として示されている。この場合、ビーム2420のような正方形ビームは、傾斜ビームを形成するためにx方向及びy方向の両方向で偏向され、また、ピクセル領域2412, 2414の相対的な排除部分に対してピクセル領域2410, 2416を照明するために焦点が拡散される。

【0132】

図24から図30は、図20から図23に示されたディスプレイよりも高い輝

度を与える他の陰極発光ディスプレイ形態を示している。高い輝度は、同じ数の外部コンタクトと1つの別個のコンタクトとを使用して達成される。

【0133】

図24はフェイスプレートと蛍光体スクリーンとが取り除かれた好適なタイルの正面図である。図24に示すタイルは、ディスプレイのサブピクセルの各横列のための4つの陰極を有している。このタイルのための好適な蛍光体構成については図30を参照して後述する。図24に示すように、好適な陰極発光タイルは、4つの熱陰極2514と、各熱陰極に対応して設けられた4つの制御グリッド2512と、一对の×集束／偏向グリッド2510とを有している。図24に示すディスプレイは、y集束／偏向グリッドを全く有していない。図30において、破線3110は陰極2514によって形成される電子ビームを示している。これらのビームは、矢印3116によって示すように、×偏向グリッド2510によりサブピクセルの4つの横列にわたって走査される。各制御グリッド2512は別個の外部接続部を有しており、全ての陰極2514が一括して接続される。陰極2514によって形成される電子ビームを選択的にON/OFFしてサブピクセル3114を選択的に照明するために、個々の制御グリッド2512が変調されても良い。図25は、図24の熱陰極がパターン化された電界放出陰極2516に取って代えられた点を除き、同様の構成を示している。図25に示す構成は、定形蛍光体の作動により適した定形電子ビームを形成する。図25に示す陰極の配列によって形成される好適な走査が図30に要素3112として示されている。

【0134】

図24及び図25に示すディスプレイにおいて、電子ビームの×方向への偏向は静電的に達成される。しかしながら、静電偏向ユニットの代わりに電磁偏向回路が使用されても良い。陰極発光ディスプレイのピクセル構造は略同一であるが、×グリッド2510が集束グリッドとしてのみ作用し、そのため、一括して結合されて、外部の単一の信号コネクタから供給される点が異なる。

【0135】

図26から図29は×方向にだけ電磁偏向ユニットを使用した陰極発光装置の

可能な構成を示している。図26は装置27の斜視図である。装置27は、底部もしくは上部から観察した際には従来のブラウン管と同様の形状を成しているが、両側から観察すると、正方形もしくは矩形状に見える。図27の平面図に示すように、×寸法偏向ヨーク2810がタイルの首部に嵌め付けられている。ヨーク2810は2つの偏向コイル2812, 2814を有している。図28及び図29は偏向コイル2812, 2814の可能な構成を示している。図28に示すように、コイルは、1つの一様な磁場を形成して全ての電子ビームを同時に偏向するように構成されていても良い。また、図29に示すように、コイル2812', 2814'は、別個のコイルとして形成されるとともに、陰極2514, 2516によって形成される各電子ビームを走査するために個別に制御されても良い。静電偏向が使用される場合、好適なタイルは、図21から図23に示すタイルよりも1つ多い外部接続部を使用する。なぜなら、たとえ3つの制御グリッド接続部が付加されても、垂直な集束／偏向グリッドに対する2つの接続部が排除されてしまうからである。図26から図29に示すタイルにビームを集束させるためだけに静電グリッド2510が使用される場合には、タイルに対して必要な接続部が1つ少なくなる。したがって、タイル2700は、図21から図23に示すタイルと同じ数の外部接続部を有している。

【0136】

陰極発光ディスプレイの寸法はOLEディスプレイ装置の寸法よりも十分に大きいが、光学的集積構造を使用して表示素子を接合するために、また、表示素子の一括接続に使用される中方立てを隠す傾向にある黒色マトリクスを形成するために、同様の技術を適用しても良い。

【0137】

本発明を好適な実施形態に関して説明してきたが、添付の請求の範囲内で前述したように本発明を実施できることは言うまでもない。

【図面の簡単な説明】

【図1】

2つのタイルが取り除かれた広い面積のディスプレイ装置の正面図である。

【図1A】

図1に示す広い面積のディスプレイでの使用に適したタイルの背面側の斜視図である。

【図1B】

図1に示す広い面積のディスプレイでの使用に適したタイルの前面側の斜視図である。

【図2】

図1A及び図1Bに示すタイルでの使用に適した画像処理及び駆動回路のブロック図である。

【図3】

図1A及び図1Bに示されたタイルを実施するために使用可能な構造を示す分解斜視図である。

【図4】

図3に示すタイル構造の電気的な接続構造を示す分解斜視図である。

【図5】

図1A及び図1Bに示すタイルを実施するために使用可能な他の構造を示す分解斜視図である。

【図6】

図5に示された構造を有するタイルの背面図である。

【図6A】

図5に示す構造を有する4つのタイルの部分の好適なピクセルレイアウトを示すピクセル図である。

【図7】

図3に示す構造を有する4つのタイルの部分の好適なピクセルレイアウトを示すピクセル図である。

【図8A】

別個の複数のサブピクセルを有する1つのカラーピクセル構造の正面図である。

。

【図8B】

別個の複数のサブピクセルを有する1つのカラーピクセルの他の構造の正面図

である。

【図9】

電気的接続部をタイルの横列及び縦列電極に形成する好適な方法を示す、図3に示す構造を有するタイルの正面図であり、

【図10A】

縦列電極のための好適なコンタクト構造を示す、図9のF10A線に沿うタイルの断面図である。

【図10B】

横列電極のための好適なコンタクト構造を示す、図9のF10B線に沿うタイルの断面図である。

【図11A】

図3に示す構造及び図8に示す配置構造を有するタイルとの使用に適した電気接続構造を示す背面図である。

【図11B】

図3に示す構造を有するタイルとの使用に適した電気接続と光学接続との組み合わせ構造を示す背面図である。

【図12】

タイル張りディスプレイとの使用に適した電力・信号供給構造を示す、図1に示すタイル張りディスプレイの背面図である。

【図13】

図1に示すタイル張りディスプレイとの使用に適した第1の実装方法を示す分解斜視図である。

【図14】

図1に示すタイル張りディスプレイとの使用に適した第2の実装方法を示す分解斜視図である。

【図15】

隣接するタイル同士を接合するための好適な方法を示す、図1に示すタイル張りディスプレイの一部の側断面図である。

【図16】

図15に示す接合方法との使用に適した中方立ての斜視図である。

【図17】

タイルのための黒色マトリクスを形成する方法を説明するのに役立つ、図3又は図4に示された構造を有するタイルのピクセルのガラスプレートの側断面図である。

【図18】

図16に示すような中方立てによってタイルがどのように接合されるのかを示す、2つの隣接するタイルのガラスプレートの一部の側断面図である。

【図19】

タイルのための黒色マトリクスを形成する方法を説明するのに役立つ、図3又は図4に示された構造を有するタイルの2つの隣接するピクセルのガラスプレートの側断面図である。

【図20】

本発明に係るタイル張りディスプレイでの使用に適した陰極発光タイルの側断面図である。

【図21】

図20に示すタイルとの使用に適した第1の好適な陰極発光構造の概略図である。

【図22】

図20に示すタイルとの使用に適した第2の好適な陰極発光構造の概略図である。

【図23】

図20に示された陰極発光タイルの正面図である。

【図24】

第3の好適な陰極発光構造の概略図である。

【図25】

第4の好適な陰極発光構造の概略図である。

【図26】

図24及び図25に示された構造との使用に適した陰極発光タイルの斜視図で

ある。

【図27】

任意の電磁偏向ユニットを示す、図26に示すような陰極発光タイルの平面図である。

【図28】

図27に示す陰極発光タイルとの使用に適した第1の偏向ヨークの断面図である。

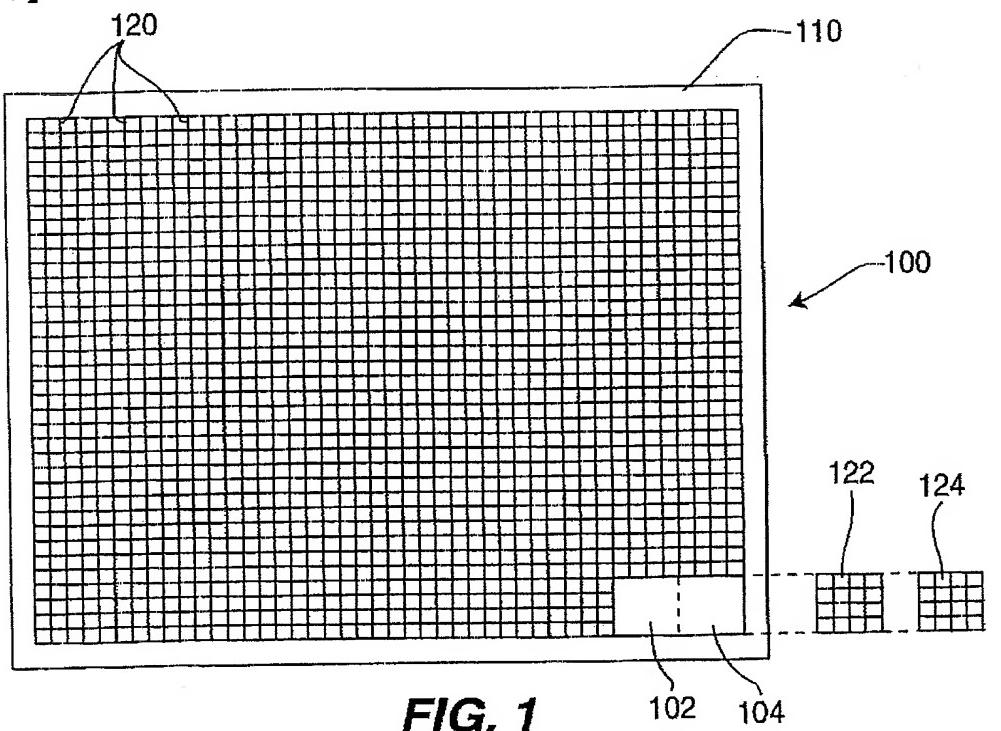
【図29】

図27に示す陰極発光タイルとの使用に適した第2の偏向ヨークの断面図である。

【図30】

図24から図29に示す陰極発光タイルの正面図である。

【図1】



【図1A】

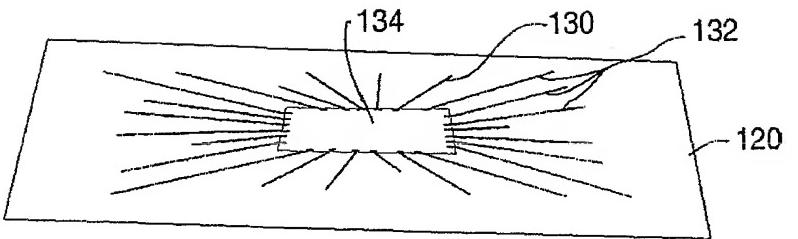


FIG. 1A

【図1B】

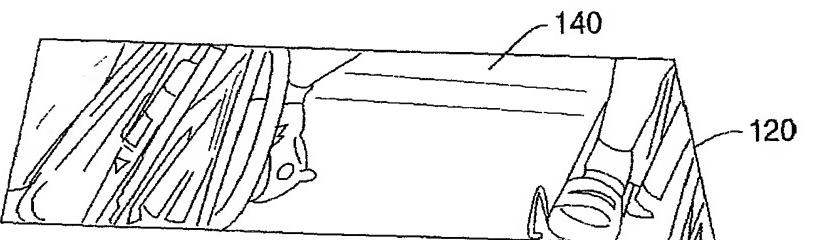
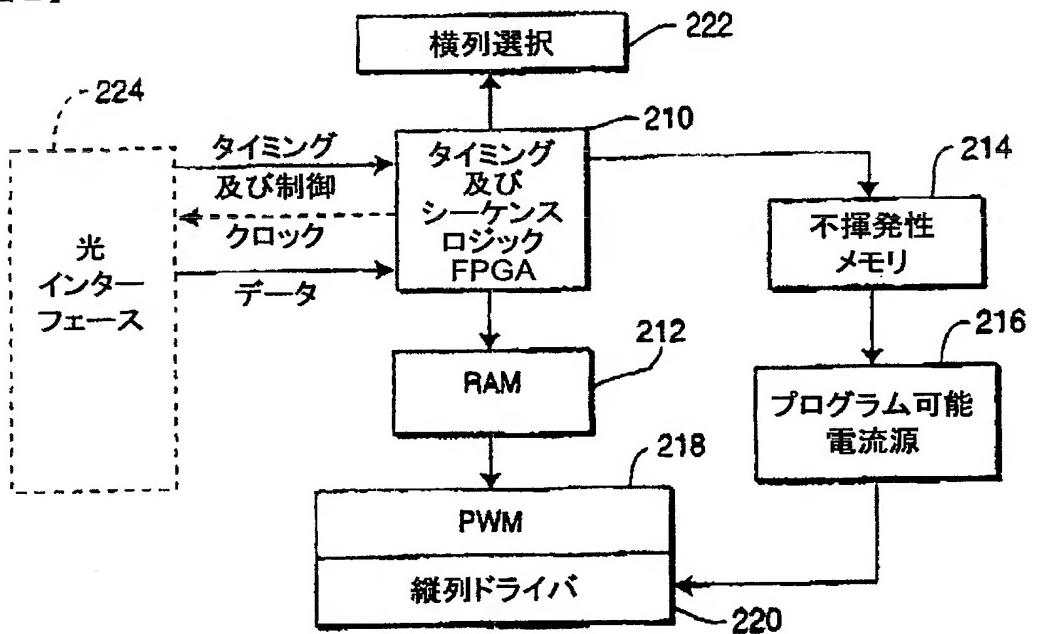
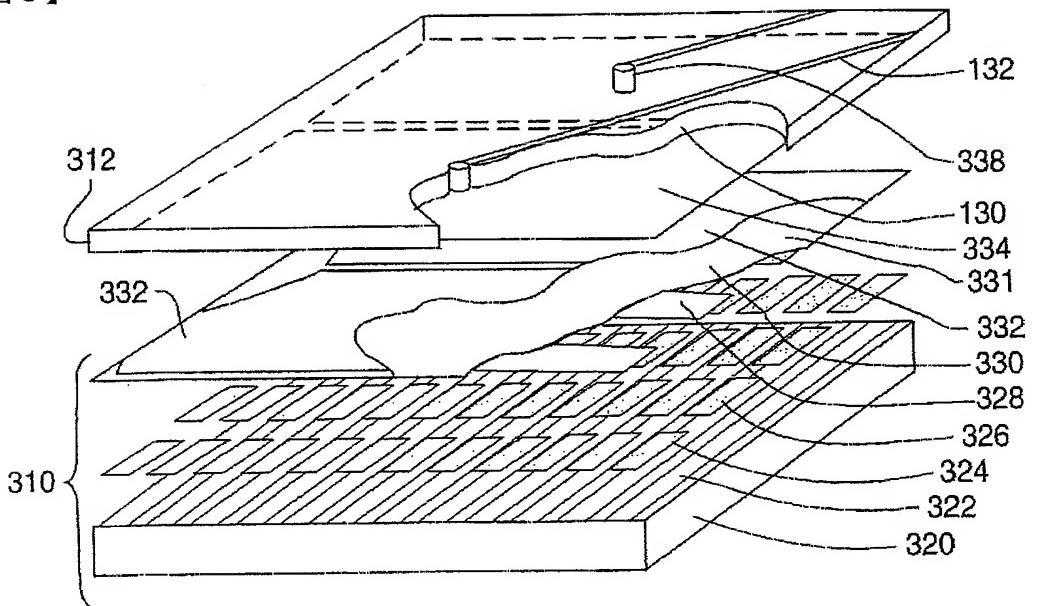


FIG. 1B

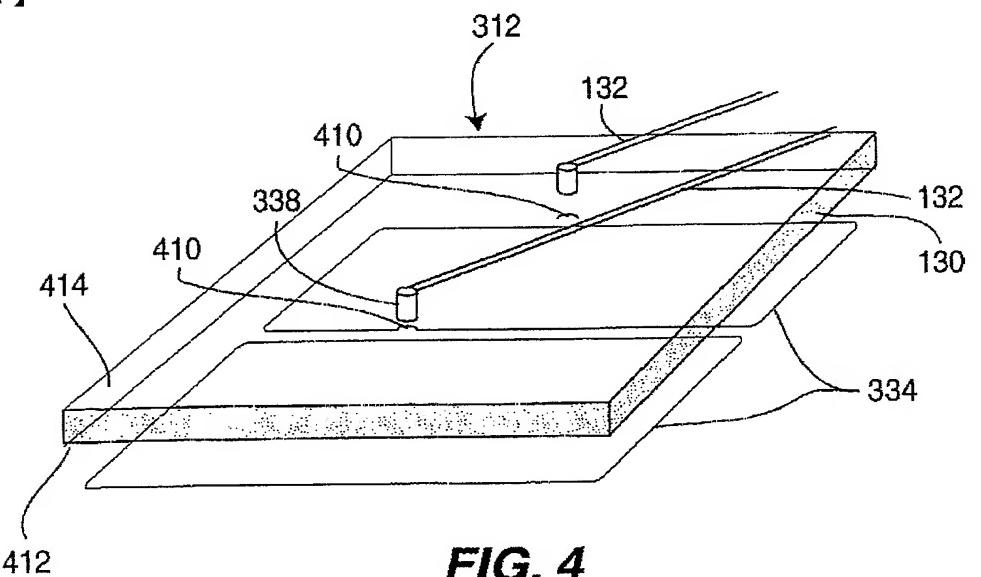
【図2】



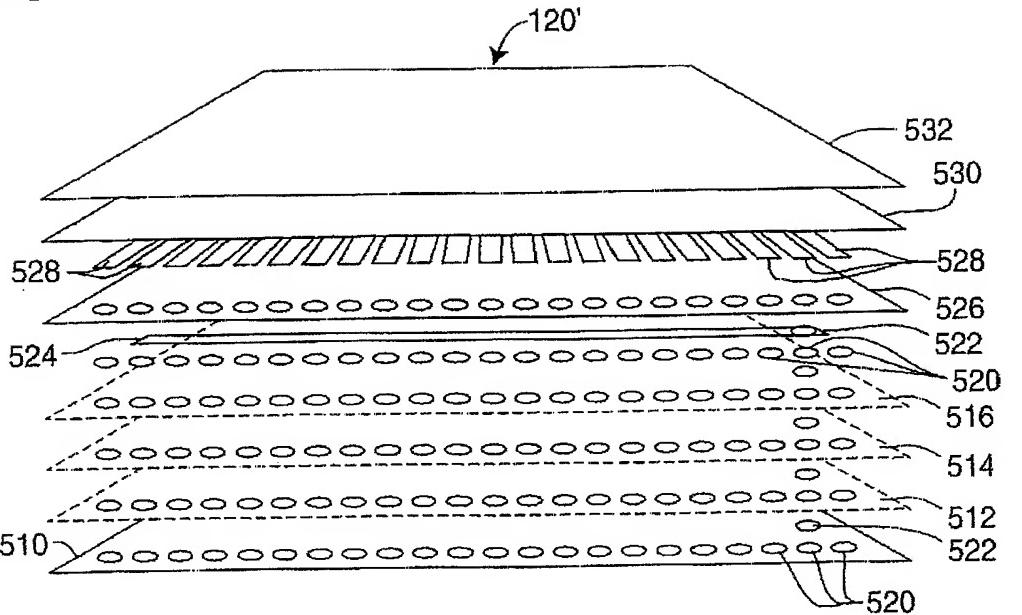
【図3】

**FIG. 3**

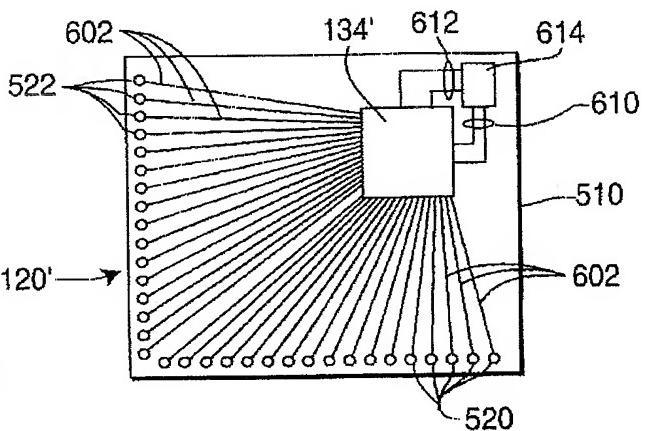
【図4】

**FIG. 4**

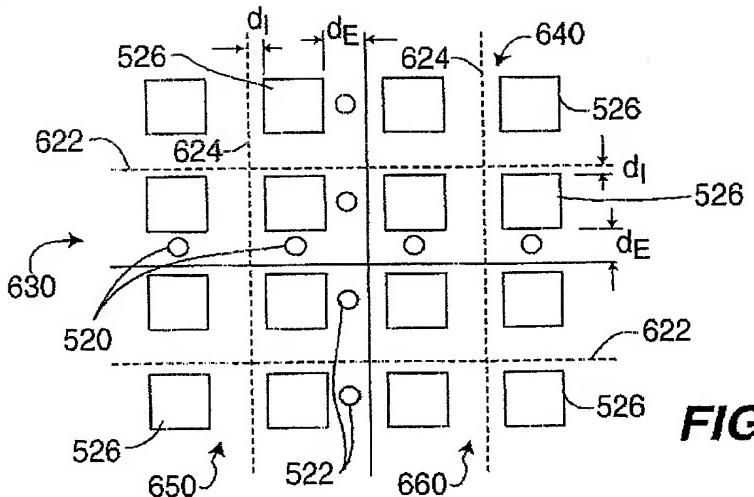
【図5】

**FIG. 5**

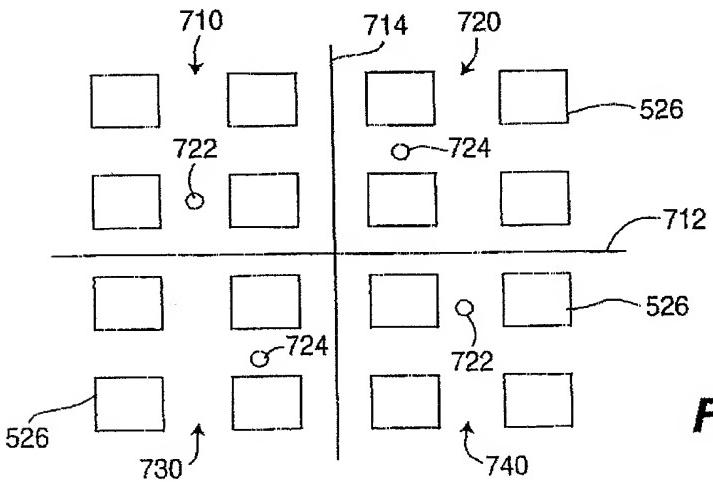
【図6】

**FIG. 6**

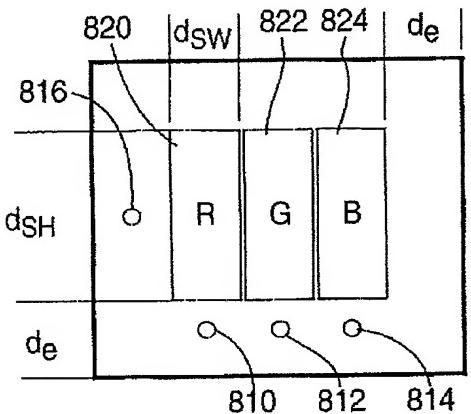
【図6A】

**FIG. 6A**

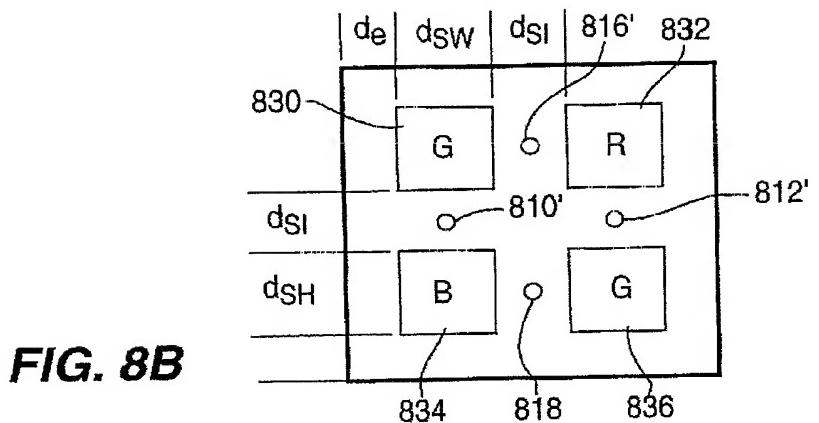
【図7】

**FIG. 7**

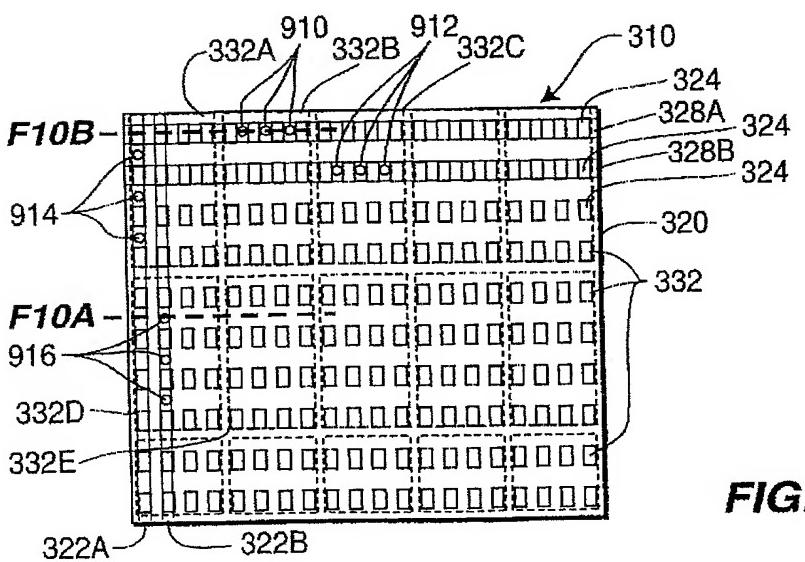
【図8A】

**FIG. 8A**

【図8B】



【図9】



【図10A】

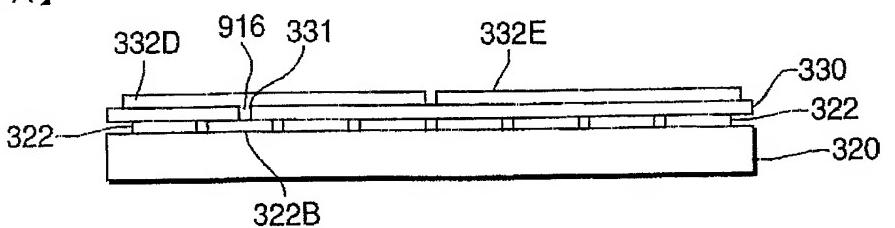
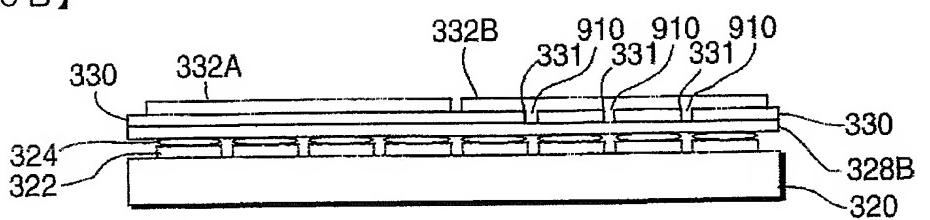
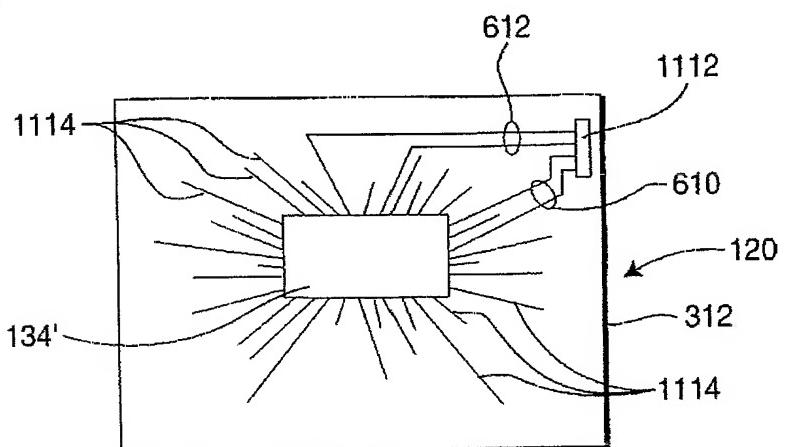


FIG. 10A

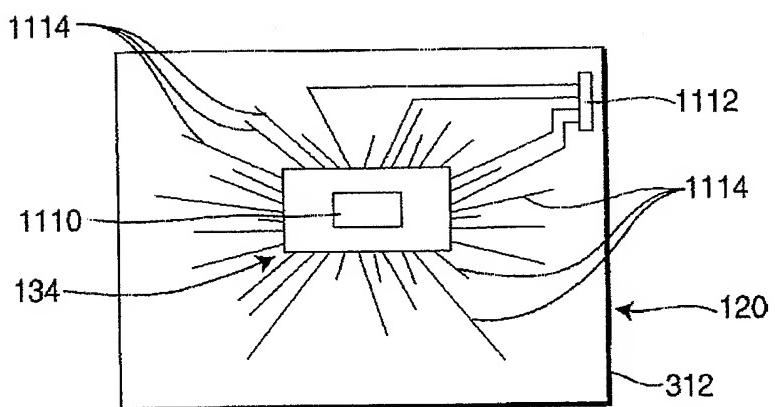
【図10B】

**FIG. 10B**

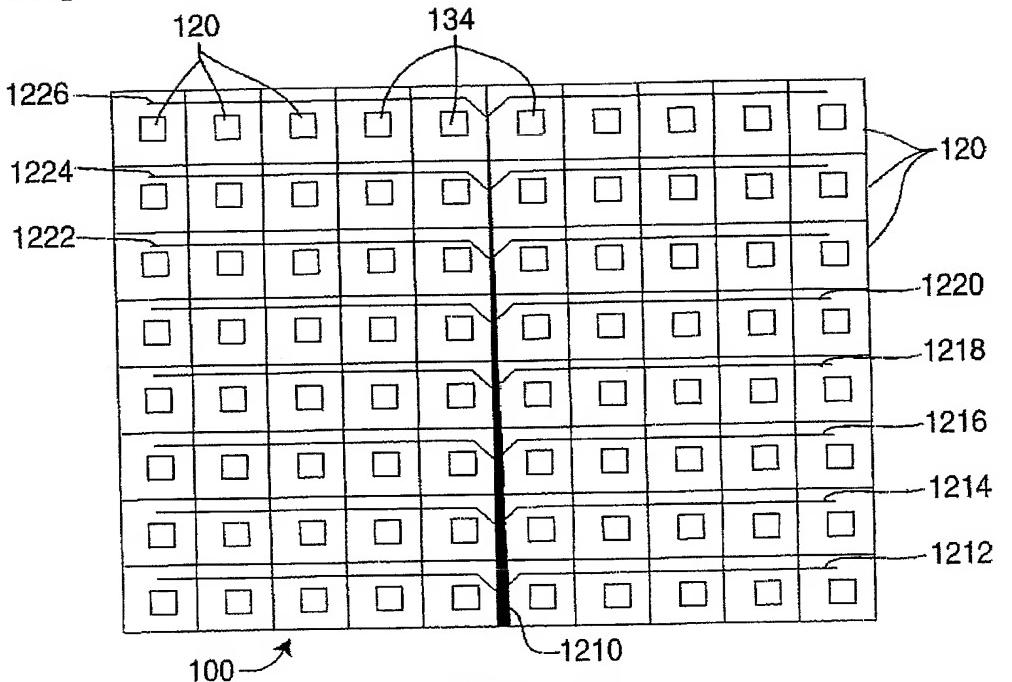
【図11A】

**FIG. 11A**

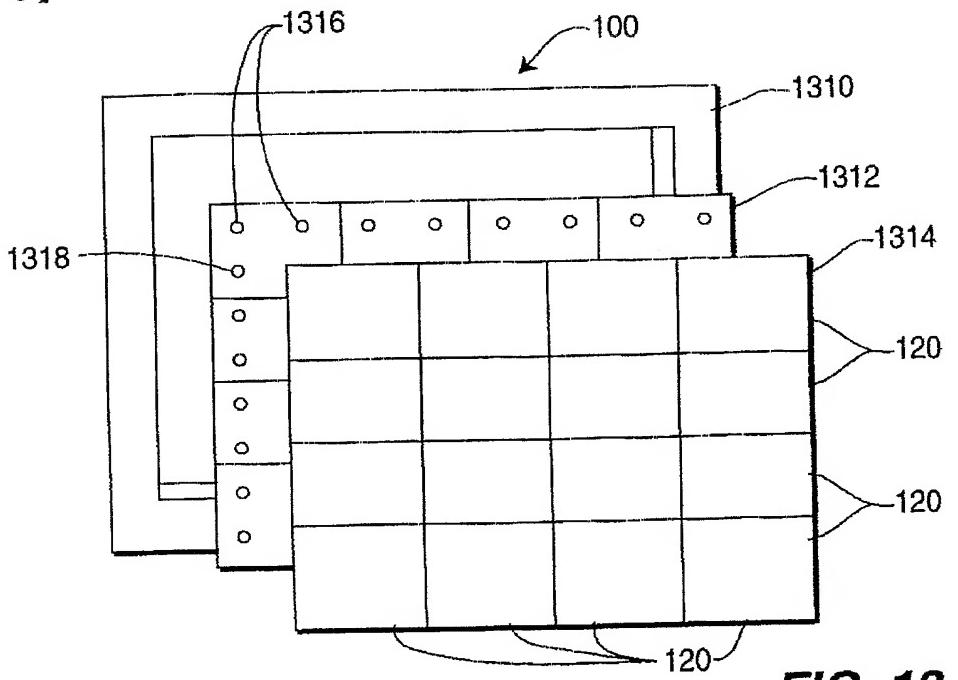
【図11B】

**FIG. 11B**

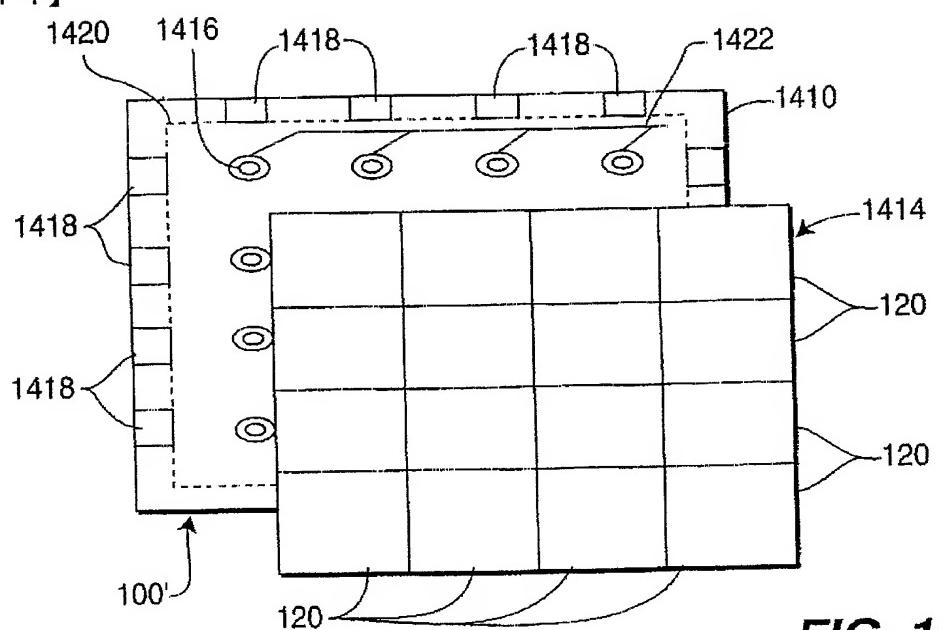
【図12】

**FIG. 12**

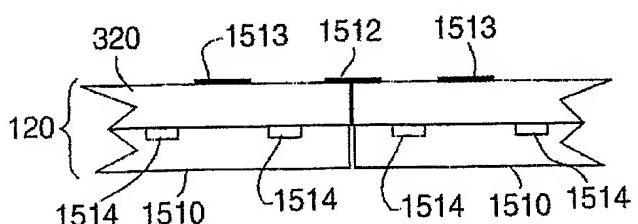
【図13】

**FIG. 13**

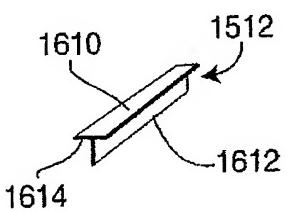
【図14】

**FIG. 14**

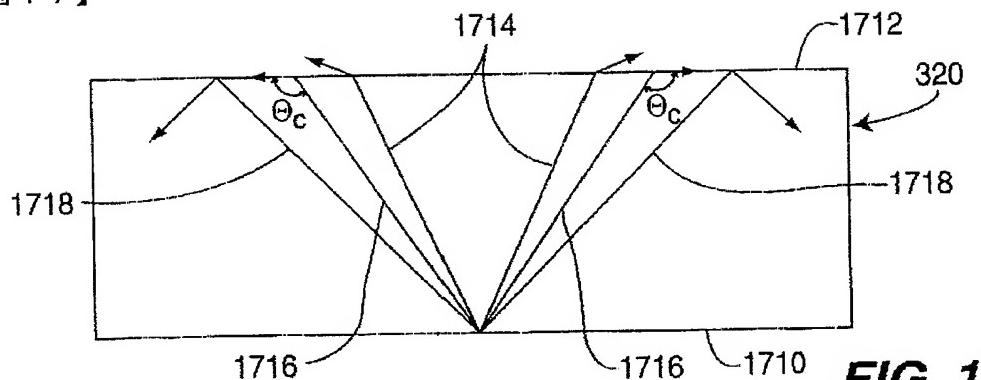
【図15】

**FIG. 15**

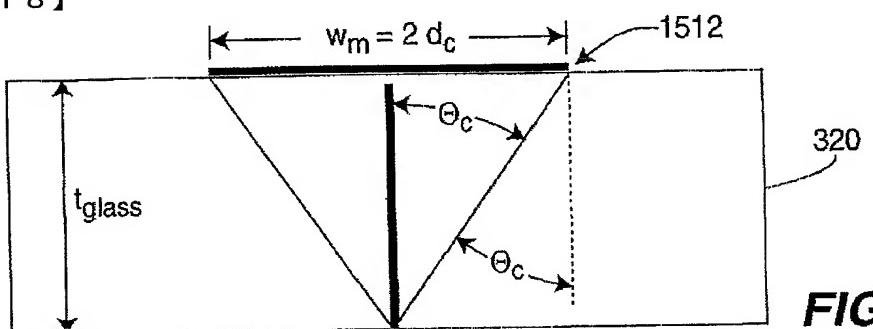
【図16】

**FIG. 16**

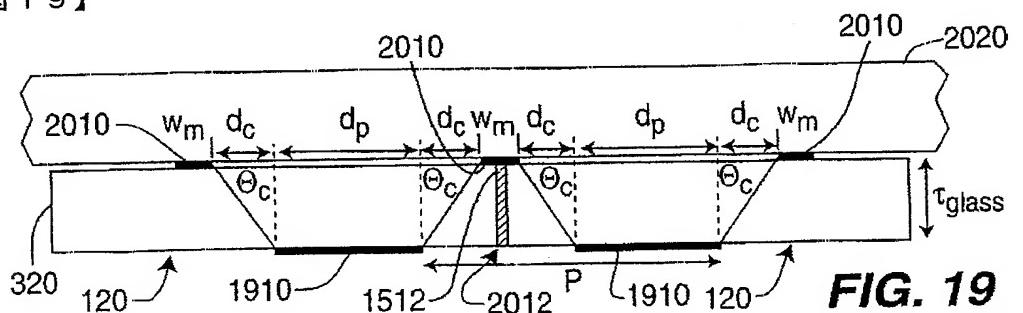
【図17】

**FIG. 17**

【図18】

**FIG. 18**

【図19】

**FIG. 19**

【図20】

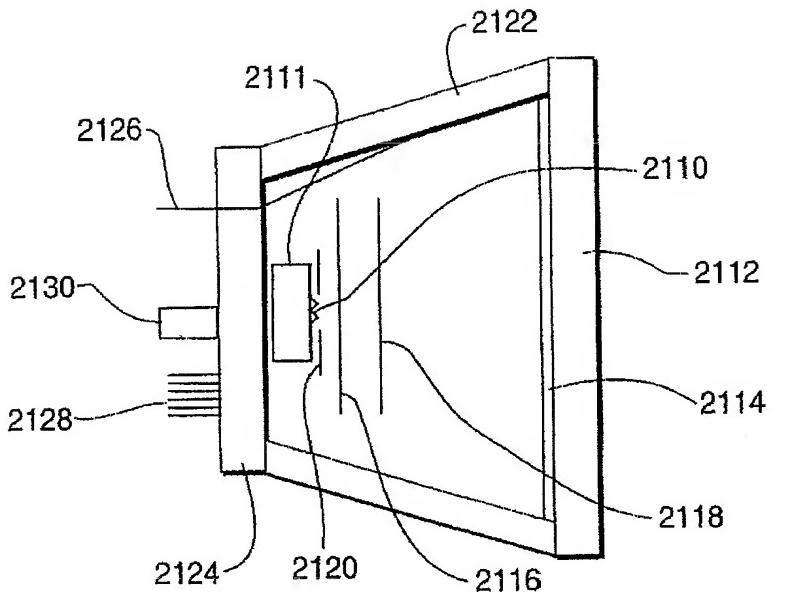


FIG. 20

【図21】

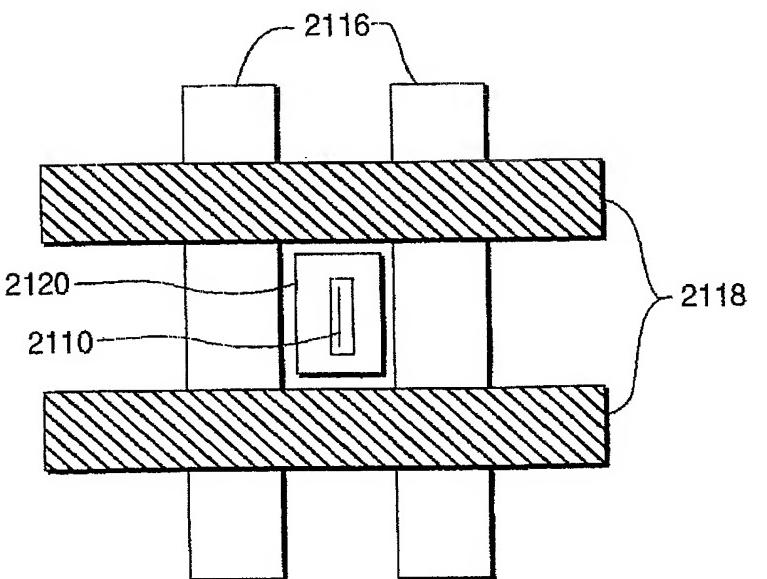


FIG. 21

【図22】

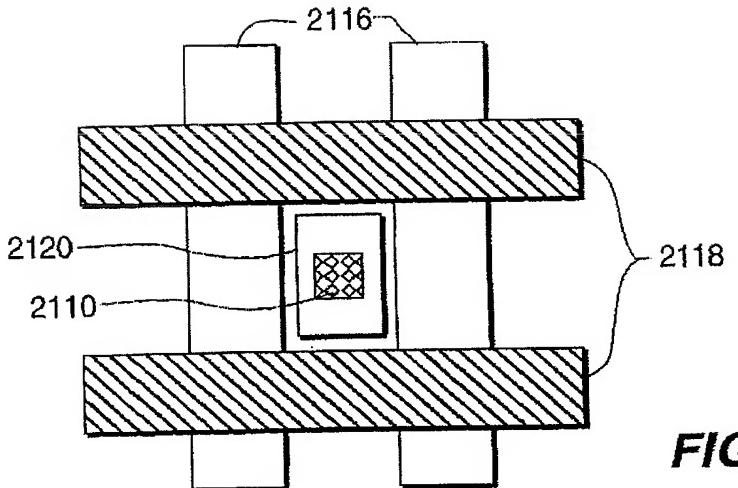


FIG. 22

【図23】

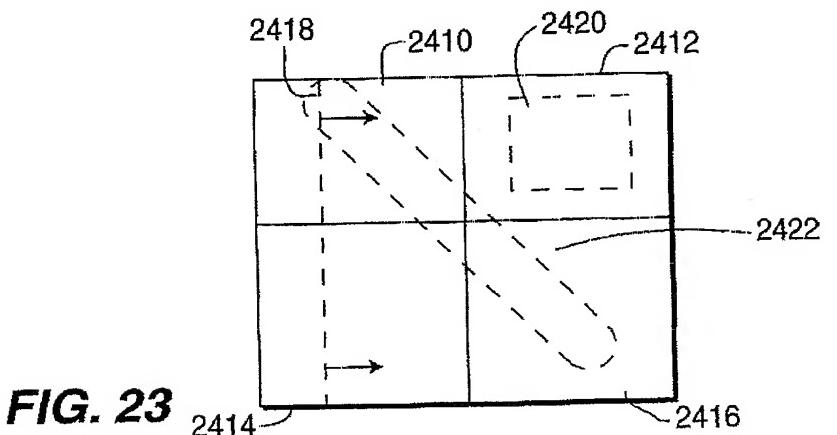


FIG. 23

【図24】

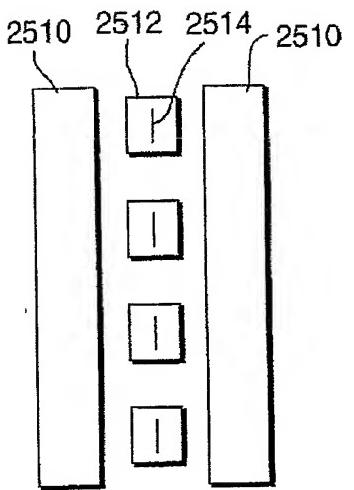


FIG. 24

【図25】

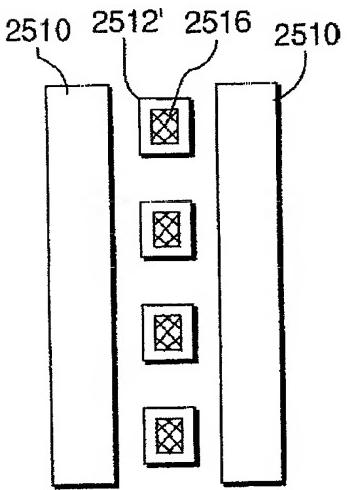


FIG. 25

【図26】

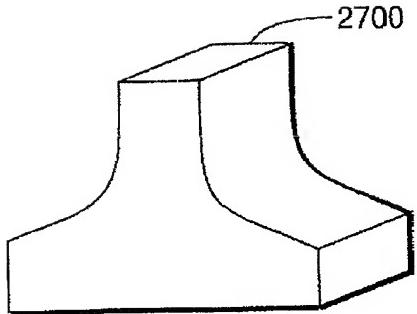


FIG. 26

【図27】

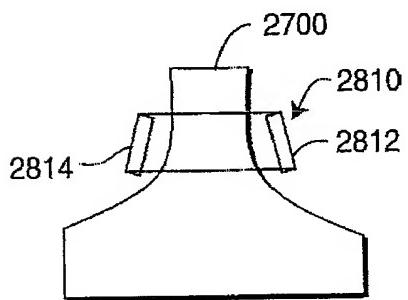


FIG. 27

【図28】

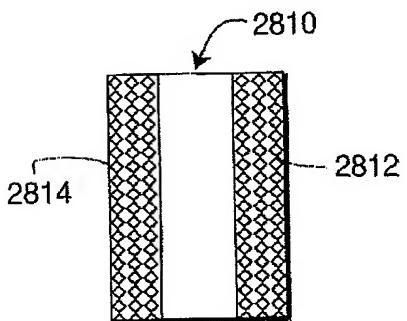
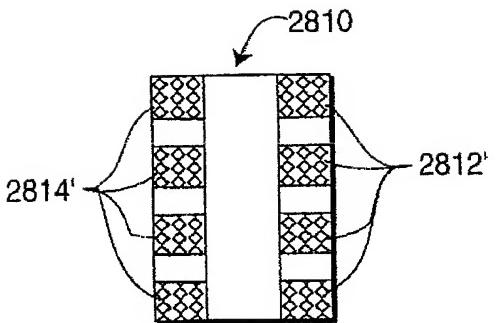
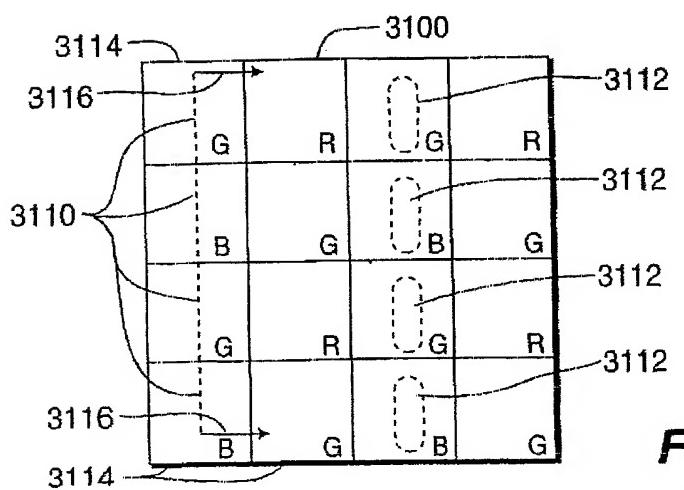


FIG. 28

【図29】

**FIG. 29**

【図30】

**FIG. 30**

【国際調査報告】

INTERNATIONAL SEARCH REPORT

				International Application No PCT/US 99/03374									
A. CLASSIFICATION OF SUBJECT MATTER IPC 6 H01L27/15 H01L25/16 G09G3/30 H05B33/12 H01J1/62													
According to International Patent Classification (IPC) or to both national classification and IPC													
B. FIELDS SEARCHED <small>Minimum documentation searched (classification system followed by classification symbols)</small> IPC 6 H01L G09G													
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched													
Electronic data base consulted during the international search (name of data base and, where practical, search terms used)													
C. DOCUMENTS CONSIDERED TO BE RELEVANT <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th style="text-align: left; padding: 2px;">Category *</th> <th style="text-align: left; padding: 2px;">Citation of document, with indication, where appropriate, of the relevant passages</th> <th style="text-align: left; padding: 2px;">Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td style="padding: 2px;">A</td> <td style="padding: 2px;">US 5 644 327 A (SALSMAN KENNETH E ET AL) 1 July 1997 cited in the application see column 4, line 43-54; figure 4</td> <td style="padding: 2px;">1</td> </tr> <tr> <td style="padding: 2px;">A</td> <td style="padding: 2px;">US 5 703 394 A (WEI CHENGPING ET AL) 30 December 1997 see abstract; figures</td> <td style="padding: 2px;">1</td> </tr> </tbody> </table>					Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	A	US 5 644 327 A (SALSMAN KENNETH E ET AL) 1 July 1997 cited in the application see column 4, line 43-54; figure 4	1	A	US 5 703 394 A (WEI CHENGPING ET AL) 30 December 1997 see abstract; figures	1
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.											
A	US 5 644 327 A (SALSMAN KENNETH E ET AL) 1 July 1997 cited in the application see column 4, line 43-54; figure 4	1											
A	US 5 703 394 A (WEI CHENGPING ET AL) 30 December 1997 see abstract; figures	1											
<input type="checkbox"/> Further documents are listed in the continuation of box C.		<input checked="" type="checkbox"/> Patent family members are listed in annex.											
<small>* Special categories of cited documents :</small> <ul style="list-style-type: none"> <small>'A' document defining the general state of the art which is not considered to be of particular relevance</small> <small>'E' earlier document but published on or after the international filing date</small> <small>'L' document which may throw doubt on priority, claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</small> <small>'O' document referring to an oral disclosure, use, exhibition or other means</small> <small>'P' document published prior to the international filing date but later than the priority date claimed</small> 													
<small>Date of the actual completion of the international search</small> 25 June 1999		<small>Date of mailing of the international search report</small> 30.07.99											
<small>Name and mailing address of the ISA</small> European Patent Office, P.O. Box 5818 Patentlaan 2 NL - 2280 HV Lisse Tel. (+31-70) 340-2040, Fax: 31 851 890 011, Fax: (+31-70) 340-3016		<small>Authorized officer</small> De Laere, A											

INTERNATIONAL SEARCH REPORT	In ational application No. PCT/US 99/03374
Box I Observations where certain claims were found unsearchable (Continuation of item 1 of first sheet)	
<p>This International Search Report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:</p> <p>1. <input type="checkbox"/> Claims Nos.: because they relate to subject matter not required to be searched by this Authority, namely:</p> <p>2. <input checked="" type="checkbox"/> Claims Nos.: 3-13 because they relate to parts of the International Application that do not comply with the prescribed requirements to such an extent that no meaningful International Search can be carried out, specifically: see additional sheet</p> <p>3. <input type="checkbox"/> Claims Nos.: because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 54(a).</p>	
Box II Observations where unity of invention is lacking (Continuation of item 2 of first sheet)	
<p>This International Searching Authority found multiple inventions in this international application, as follows:</p> <p>1. <input type="checkbox"/> As all required additional search fees were timely paid by the applicant, this International Search Report covers all searchable claims.</p> <p>2. <input type="checkbox"/> As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.</p> <p>3. <input type="checkbox"/> As only some of the required additional search fees were timely paid by the applicant, this International Search Report covers only those claims for which fees were paid, specifically claims Nos.:</p> <p>4. <input type="checkbox"/> No required additional search fees were timely paid by the applicant. Consequently, this International Search Report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:</p>	
<p>Remark on Protest</p> <p><input type="checkbox"/> The additional search fees were accompanied by the applicant's protest.</p> <p><input type="checkbox"/> No protest accompanied the payment of additional search fees.</p>	

International Application No. PCT/US99/03374

FURTHER INFORMATION CONTINUED FROM PCT/ISA/ 210

1. Through the claims are clear (except claim 13), the claims when taken as whole, lack concision, contrary to art. 6 PCT. This is due to the fact that in the independent claims, some features are repeated, while other features are omitted and new features are added. The invention has been set out in ten independent claims of different, through to a greater or lesser degree, overlapping scope. This set of claims put undue burden on thirds seeking to precisely establish the scope of the claims.

2. Due to the above lack of concision, the extend of the search to be carried out (PCT guidelines chapter III-2.1) cannot be precisely defined (consequence of lack of concision).

3. It appears furthermore that the description lists different and independent improvements of the prior art of displays. These improvements are directed to:

- electrical connection between the pixels and the circuit board whereby the pixel structure has a relatively small active region such that an electrical via may be formed within the pixel area without interfering with the active region of the pixel. The active region of each pixel may be offset from the center of the pixel area or can be centered in the pixel area.

- Image processing and display driving circuitry including circuitry for adjusting the current applied to a pixel in order to compensate for changes in the brightness performance of individual pixels.

- assembly of display tiles using a frame in which is mounted a rigid back panel or using a frame including a plurality of spring elements (self aligning structure). An optical structure is used to make the physical gaps between the tiles invisible to the viewer.
- a cathodoluminescent display tile including a single (row of) cathode(s) and at least one electrostatic deflection grid.

As far as it can be seen, these improvements would not be linked by a single inventive concept, so that the unity of the invention as it appears from the document as filed, is highly questioned.

4. According to art. 17(2)(b) the searching authority decided to restrict the search to claims 1 and 2.

INTERNATIONAL SEARCH REPORT

Information on patent family members

Inte	onal Application No
PCT/US 99/03374	

Patent document cited in search report	Publication date	Patent family member(s)			Publication date
US 5644327 A	01-07-1997	EP	0834169 A		08-04-1998
		WO	9641327 A		19-12-1996
		US	5880705 A		09-03-1999
US 5703394 A	30-12-1997	EP	0884782 A		16-12-1998
		CN	1167966 A		17-12-1998
		JP	10091095 A		10-04-1998
		US	5747363 A		05-05-1998

フロントページの続き

(51) Int. Cl. 7	識別記号	F I	テマコード (参考)
G 0 9 G	3/30	G 0 9 G	K
H 0 1 J	29/74	H 0 1 J	Z
	29/76		Z
	31/12		C
	31/15		A
H 0 5 B	33/12	H 0 5 B	Z
	33/14		A
(81) 指定国	E P (A T, B E, C H, C Y, D E, D K, E S, F I, F R, G B, G R, I E, I T, L U, M C, N L, P T, S E), O A (B F, B J , C F, C G, C I, C M, G A, G N, G W, M L, M R, N E, S N, T D, T G), A P (G H, G M, K E, L S, M W, S D, S Z, U G, Z W), E A (A M , A Z, B Y, K G, K Z, M D, R U, T J, T M) , A L, A M, A T, A U, A Z, B A, B B, B G, B R, B Y, C A, C H, C N, C U, C Z, D E, D K, E E, E S, F I, G B, G D, G E, G H, G M , H R, H U, I D, I L, I S, J P, K E, K G, K P, K R, K Z, L C, L K, L R, L S, L T, L U, L V, M D, M G, M K, M N, M W, M X, N O , N Z, P L, P T, R O, R U, S D, S E, S G, S I, S K, S L, T J, T M, T R, T T, U A, U G, U Z, V N, Y U, Z W		
(72) 発明者	アサートン, ジェイムズ, エイチ. アメリカ合衆国, ニュー ジャージー 州, リンゴーズ, エヴァリット ロー ド 45		
(72) 発明者	ベチス, デニス, ジェイ. アメリカ合衆国, ペンシルヴァニア州, ヤードレイ, アンドレア プレイス 525		
(72) 発明者	バスター, ヘインツ, エイチ. アメリカ合衆国, ニュー ジャージー 州, プレーンズボロ, ハンターズ グ レン ドライヴ 2406		
(72) 発明者	シェン, ズィラン アメリカ合衆国, ニュー ジャージー 州, ローレンスヴィル, ヘザー ドラ イヴ 20210		

F ターム(参考) 2H089 HA33 QA16 TA03 TA07 TA13
3K007 AB04 AB17 BA06 CA02 DA01
DB03 EB00 FA02 GA04
5C036 EE04 EE14 EF01 EF09 EF14
EG18 EG28 EG34 EG38 EG41
EG45 EH01 EH02 EH08 EH09
5C080 AA07 AA08 BB03 BB06 CC06
DD03 DD05 DD28 FF10 JJ06
KK02 KK43
5C094 AA06 AA08 AA14 AA16 AA47
AA48 AA53 BA27 BA32 BA34
BA43 CA19 CA24 DA01 DA12
DB01 DB02 DB05 EB01 ED03
ED12 ED13 ED15 FA01 FA02
FB12 FB15 HA01 HA10